

## SPD1178 Demo 开发板应用简介

2022 年 4 月 - 版本 1

### 概述

SPD1178 是旋智科技针对 12~36V 应用推出的高集成度电机驱动 SOC，成功的应用在消费类无人机、电瓶车、冷却水泵以及鼓风机等领域。

这份文档集中讨论了围绕 SPD1178 设计的 Demo 开发板各部分硬件电路的实现功能。

## 目录

版本历史 .....	3
<b>1 开发板概述 .....</b>	<b>4</b>
<b>2 原理图功能描述及元器件选型参考 .....</b>	<b>5</b>
2.1 跳线帽功能设置 .....	5
2.2 电源及功率部分 .....	6
2.2.1 电源滤波及分压电路 .....	6
2.2.2 外置 DC-DC 转换电路 .....	6
2.2.3 外置高精度参考电源 .....	6
2.2.4 电荷泵功能介绍及电容选取参考 .....	7
2.2.5 CBOOT 自举电容的选取参考 .....	7
2.2.6 三相逆变电路设计参考 .....	8
2.2.7 采样电阻信号的 1.65V 偏置计算 .....	9
2.3 其它部分 .....	10
2.3.1 时钟源选择电路 .....	10
2.3.2 芯片复位电路 .....	10
2.3.3 SWD 烧录和 UART 接口 .....	10
2.3.4 芯片工作模式切换电路 .....	10
2.3.5 外部模拟信号输入电路 .....	11
2.3.6 IIC 开漏上拉输入电路 .....	11

## 版本历史

表 3-1: 文档修订记录

日期	版本	修改内容	作者
2022-04-08	1	初始版本	shuo.xu@spintrol.com

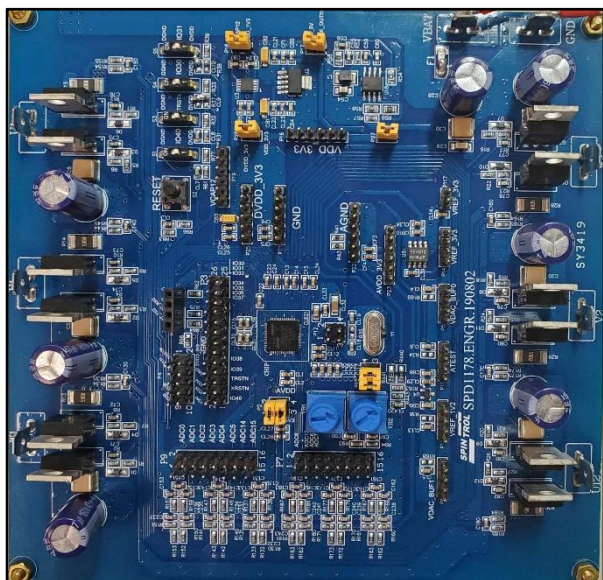


# SPD1178 Demo 开发板应用简介

SPD1178.ENGR.190802

500W 功率等级，基于 SPD1178 平台的双电机驱动 Demo 开发板

## 1 开发板概述



开发板功能简述

- 正常工作电压范围 7V ~ 60V，面向最高 36V 电压输入的双电机驱动应用场景
- 最大输出功率 500W
- 板上含 32MHz 外置晶体，可灵活选择使用外部晶振或内部 RC 振荡电路作为时钟源
- 含三电阻电流采样信号 1.65V 偏置差分计算电路
- 集成3路增益可选差分运算放大器，14位ADC，温度传感器，过流保护比较器
- 集成直流母线电压和 VDDG 检测功能
- 板上含有DC-DC电路将主电源调节为3.3V为SPD1178芯片供电。
- 多数引脚具备ECAP功能，捕获输入电平
- 具备UART、IIC、SPI通信能力
- 预驱部分集成自举二极管，配合Charge Pump电容和旁路电容，可输出100%占空比
- 支持深度睡眠模式（电流低至1.6uA）和引脚唤醒功能

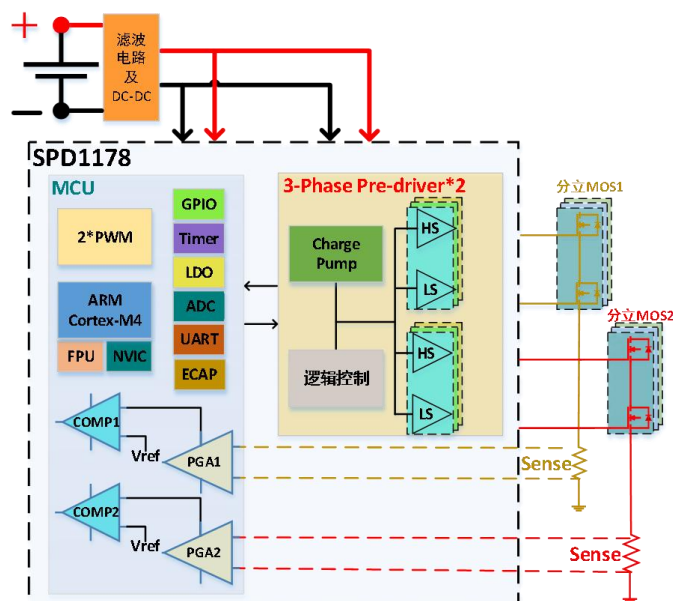
SPD1178Demo 开发板主要由输入电源滤波电路，DC-DC，逆变电路及芯片相关外围硬件电路组成。其逆变部分为 2 套驱动电路由 12 个型号为 IRF1010E 分立式 MOS 搭建，可以同时驱动 2 个电机运行，最大工作电压可达 60V，MCU 为 Spintrol 公司的工规级芯片 SPD1178，QFN64，芯片结温为：-40°~125°。

SPD1178 芯片内部集成主频可达200MHz ARM Cortex-M4 内核、PGA及Charge Pump等优异的外设资源，结合板上电流采样电阻、编码器信号接口，可进行三相PMSM相关控制算法验证。

板上预留SWD烧录接口、BOOT及TRSTn操作开关以及UART通信接口，很方便进行程序烧录及电机运行控制和监测。

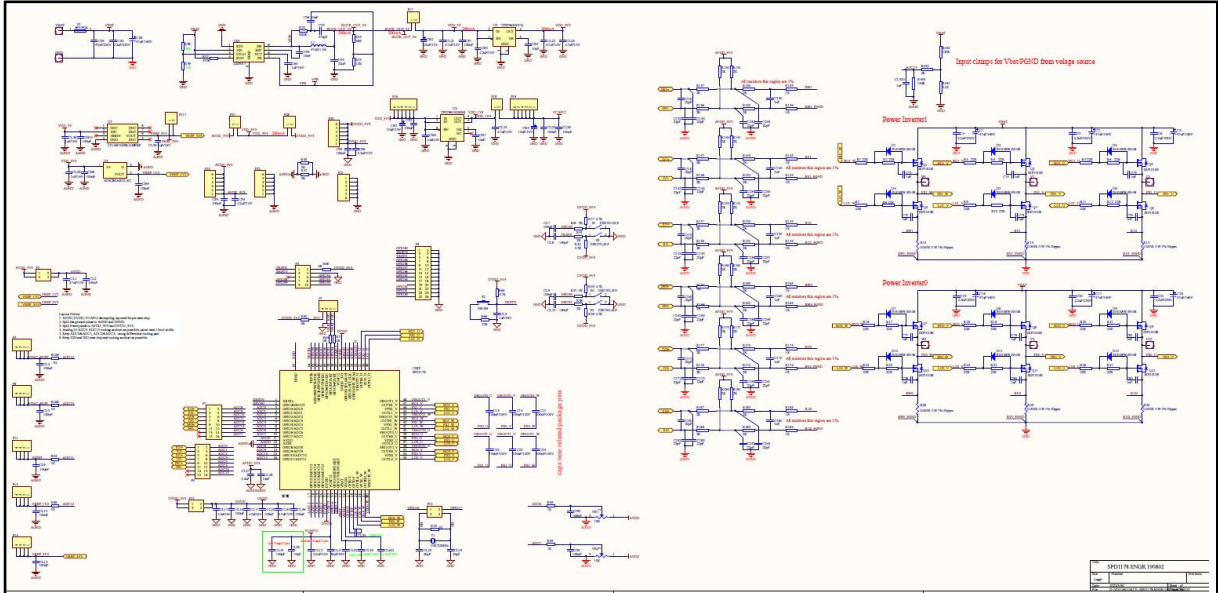
典型应用：

- 消费类无人机
- 电瓶车
- 冷却水泵
- 鼓风机



## 2 原理图功能描述及元器件选型参考

图2-1: SPD1178.ENGR.190802原理图



### 2.1 跳线帽功能设置

在开发过程中，用户可根据需要，通过跳线帽对开发板功能做出调整，以满足项目需求。

表2-1: 跳线帽选择

跳线帽编码	功能描述	默认状态
S1,S3	芯片模式选择参照 Table 2-2	GPIO40,TRSTn 均置高
S4,S5	GPIO30, GPIO3031 开漏上拉，用于 IIC 通信	默认上拉
P12	时钟源选择	断开

表2-2: 芯片工作模式切换

启动模式选择管脚		启动模式
GPIO40(BOOT)	TRSTn	
0	0	ISP 模式
0	1	工程测试模式，该模式下芯片不能正常工作，任何时候都不要选择该模式
1	X	正常启动模式，从 Flash 存储器开始运行程序 特别说明：当 TRSTn 为高电平时，芯片调试接口处于有效状态

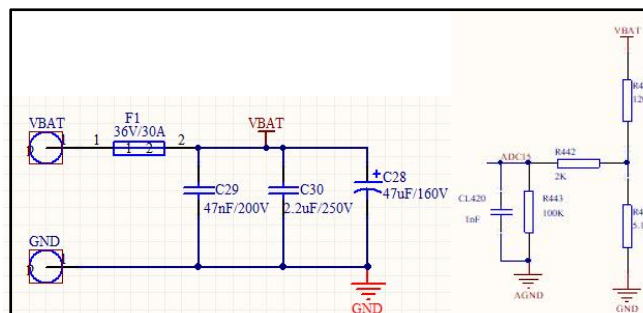
## 2.2 电源及功率部分

输入电源经过滤波电路作为板上的主电源，通过外置的 DC-DC 电压转换电路及芯内部集成的 LDO 生成所需工作电压。对采样电阻的信号处理，则需经过一个 1.65V 偏置计算电路再到芯片引脚，用于内部的 PGA 放大后再做过流保护判断，也可通过 ADC 采样解析为各相电流值。为满足各相高占空比输出的需要，内部的自举二极管配合芯片外围器件构成电荷泵，可实现 2 套逆变驱动模块较稳定的 100% 占空比输出。

### 2.2.1 电源滤波及分压电路

虽然芯片内部的高压模块具备 VBAT 检测功能，板上依然增设 VBAT 分压电路连接到芯片引脚。

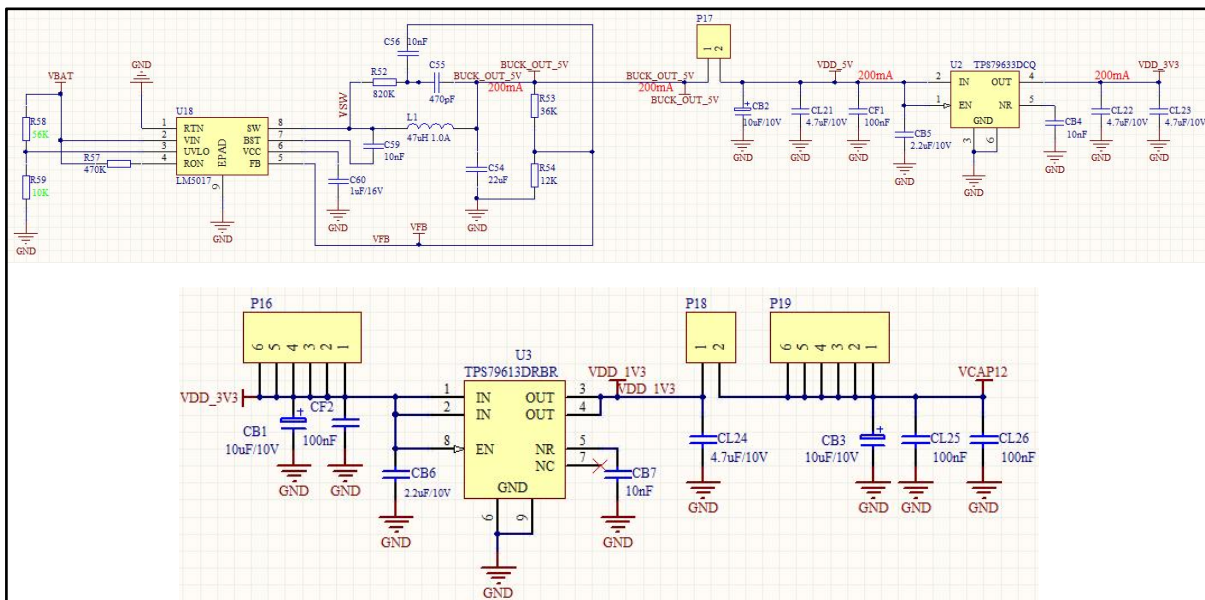
图2-2: 电源滤波及分压电路



### 2.2.2 外置 DC-DC 转换电路

SPD1178 芯片本身不能直接生成内核所需的 3.3V 电压，需要通过板载的 DCDC 电路得到 3.3V，同时板载 DCDC 电路还可以生成 5V 和 1.2V 电压，可供调试使用。

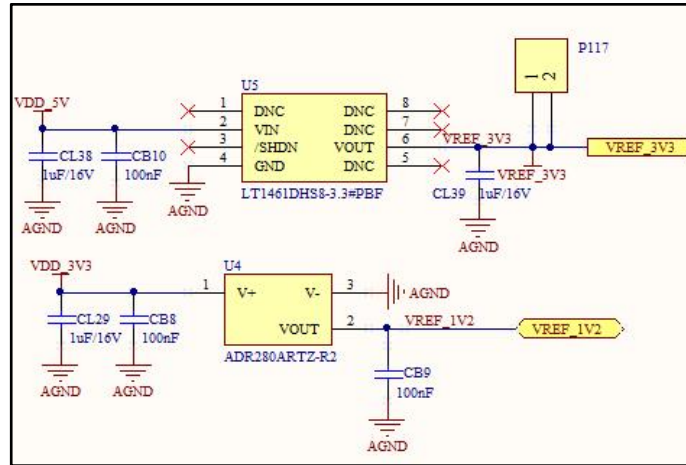
图2-3: DC-DC转换电路



### 2.2.3 外置高精度参考电源

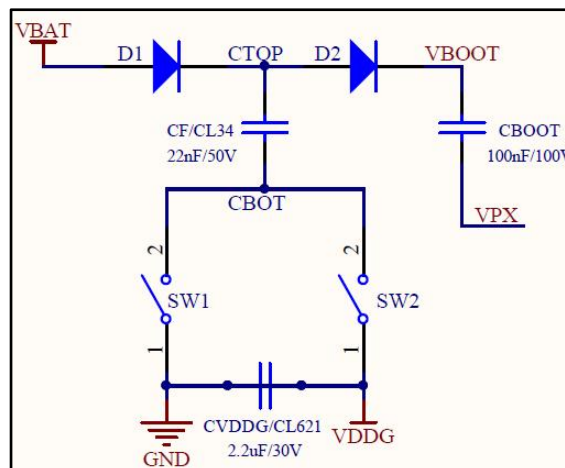
Demo 板上预留 Vref\_3.3V 和 Vref\_1.2V 高精度电源用来做 DC-DC 转换电路精度比较，也可以作为 ADC 的外部参考电压。

图2-4: 高精度电源DC-DC电路



### 2.2.4 电荷泵功能介绍及电容选取参考

图2-5: 电荷泵工作原理示意图



VDDG 电容、CF 电容在 Charge Pump 中会被交替使用。

当上桥持续打开后，电荷泵开始工作，其主要分为两个阶段，其中内部 SW1 和 SW2 交替工作的开关频率约为 1.25MHz:

- 1) CF 电容下端 CBOT 连接到 GND，此时 VBAT 如果高于 CTOP，则 VBAT 向 CF 电容充电；
- 2) CF 电容下端 CBOT 连接到 VDDG，此时 CTOP 电压如果高过 Cboot 电压，则 CF 电容直接向 Cboot 电容充电，可使上桥臂开关管持续导通。

基于上述过程在选取相关电容时应分别考虑如下：

1) CF 电容（对应 Demo 板 CL34）在上桥臂续流情况下需要完全供给上桥 Cboot 电容的电量，所以在既定的 1.25MHz 的动作频率下，CF 电容至少要保证 Cboot 电压的稳定。设计时候保证 CEffective 大于 100 倍 6xCboot 就可以，至少不低于 22nf 即可满足几乎所有应用需求。

$$CF \geq 22nf$$

2) CF 电容在向 Cboot 充电时候，会从 VDDG 中抽取一部分电能，为了避免 VDDG 上的电压出现突变，推荐 VDDG 电容（对应 Demo 板 CL621）为 2.2uf。

$$C_{VDDG} \geq 10 * CF$$

### 2.2.5 CBOOT 自举电容的选取参考

芯片内部集成2套电压型预驱模块，需在外围挂载6个自举电容CBOOT来为上管供电。虽然有电荷泵为外部CBOOT供电，但由于消隐和滤波时间的存在（最长约为3.2us，可编程设置），在这期间上桥驱动有

约800uA的漏电流还是会造成CBOOT电容电压的明显下降，甚至会影响到上管的开通。在经过这段时间后，电荷泵才会为CBOOT持续供电，维持稳定。其中电荷泵默认打开（推荐），但用户也可以根据实际需求来选择关闭。对于这两种情况下的CBOOT选取，有如下2种参考方法：

1) 通过参考公式进行计算：

$$C_{BOOT} \geq (800\mu A * \Delta t) / \Delta V$$

2) 为了防止因为CBOOT的电容不足，造成最后Mosfet的栅极电压不足，需要选取一个较大的CBOOT值，根据Demo上的Mosfet参数（Ciss参数），推荐6个CBOOT（Demo板上对应C13、C14、C15、C22、C23、C24）为100nf。

$$C_{BOOT} \geq 10 * C_{iss}$$

表2-3: IRF1010E关键参数

C <sub>iss</sub>	Input Capacitance	—	3210	—	pF	V <sub>GS</sub> = 0V
C <sub>oss</sub>	Output Capacitance	—	690	—		V <sub>DS</sub> = 25V
C <sub>rss</sub>	Reverse Transfer Capacitance	—	140	—		f = 1.0MHz, See Fig. 5
E <sub>AS</sub>	Single Pulse Avalanche Energy <sup>②</sup>	—	1180	320		mJ

其它部分电路电容的选型值参见下表。

表2-4: 其它电容选型参考值

元件符号	作用	选取基本原则
CVBAT	主电源电容	CVBAT > 1.2W * ΔT / (Unorm <sup>2</sup> - Ushutdown <sup>2</sup> ) , Unorm 是正常工作电压, Ushutdown 是掉电保护电压, W 为主电源功率, ΔT 为掉电后维持的工作时间。
CAVDD	模拟 3.3V 电容	连接 4.7uf+0.01uf 去耦电容, 或者至少要保证 2.2uF+0.01uf 的配置。
CDVDD	数字 3.3V 电容	每个引脚上连接 2.2uf+0.1uf 去耦电容; 或者至少要保证每个引脚连接 0.1uf 去耦电容, 且 DVDD 上的总电容和需要大于 2.2uf。
CVCAP12	系统 1.2V 电容	1.Pin22 的 VCAP12 引脚建议配置一颗 2.2uf+22nf 的去耦电容; 2.Pin57 的 VCAP12 引脚建议配置 0.1uf+10nf 的去耦电容;

## 2.2.6 三相逆变电路设计参考

三相逆变电路是通过控制2套逆变桥的12个MOS管的导通或关断来驱动2个PMSM或BLDC，是功率模块中最为核心的部分。Demo上按照三电阻采样来设计。

1) 驱动电阻R的选择：考虑到布线导致的寄生电感L以及MOS自身Cgs的影响，MOS驱动电路可等效成一个RLC串联电路，为一个二阶传函，而MOS管的栅源极电压一般都不希望出现上下震荡波形，故希望系统工作在临界阻尼和过阻尼状态，这就要求根分布在左半实轴上，故需使：

$$R \geq 2 \frac{\sqrt{LC_{gs}}}{C_{gs}}$$

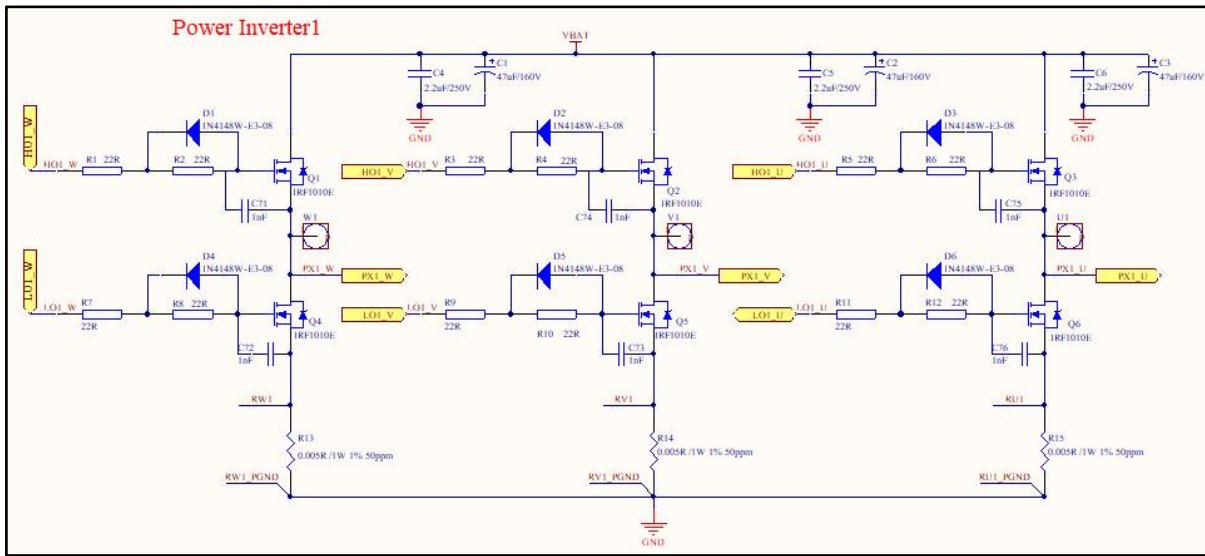
式中L为PCB上的走线电感，取L=Length+10nH，其中Length单位为mm。Cgs即为栅源极电容，可参照MOS数据手册即可。依据上述理论，板上的驱动电阻推荐值为2个22ohm电阻串联。

2) 一般情况下，MOS的关断时间大于导通时间，故为增大Cgs的泄放电流，提高MOS的关闭速度，



在驱动电阻两端并联二极管即可。

图2-6: 三相逆变电路



### 2.2.7 采样电阻信号的 1.65V 偏置计算

由于采样电阻在电机运行时会出现负值信号，为便于芯片进行差分放大，需将其加入1.65V偏置，确保给到芯片的信号为正值，故需将采样电阻两端信号引至偏置计算电路后再给芯片处理，例举其中一路说明。

RW1与RW1\_PGND之间电压为W相采样电阻两端电压，经过R135、R134和C130组成的滤波电路后进入偏置计算电路，然后将AB两点分别经过后级RC滤波电路后送入芯片引脚。

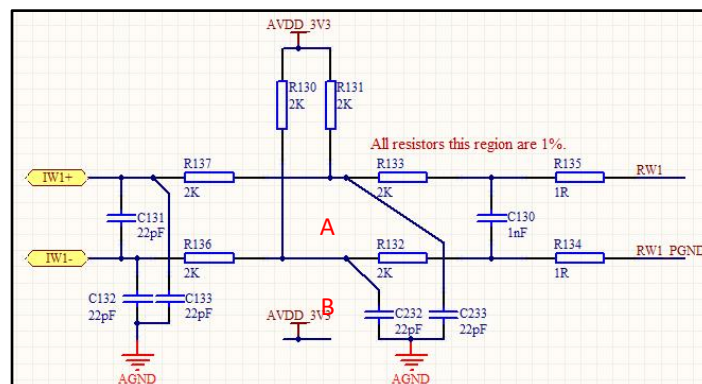
$$U_A = U_{RW1} + (3.3 - U_{RW1}) / 2 = 1.65 + U_{RW1} / 2$$

$$U_B = U_{RW1\_PGND} + (3.3 - U_{RW1\_PGND}) / 2 = 1.65 + U_{RW1\_PGND} / 2$$

$$U_A - U_B = (U_{RW1} - U_{RW1\_PGND}) / 2$$

由上式可知，该电路的输出端电压为输入端的一半，故芯片内部运放的实际放大倍数为PGA/2。

图2-7: 电流采样偏置电路

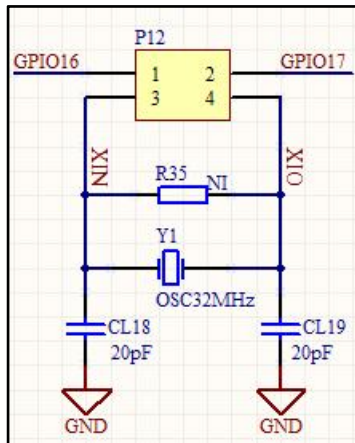


## 2.3 其它部分

### 2.3.1 时钟源选择电路

用户可通过跳线帽短接 1, 3 和 2, 4 来启用外部晶振做为时钟源。

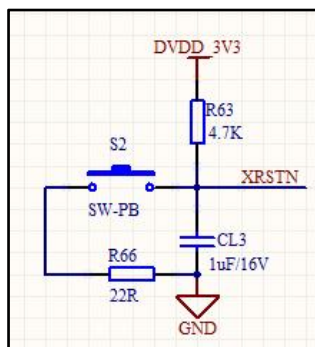
图2-8: 时钟源选择电路



### 2.3.2 芯片复位电路

用于芯片复位和睡眠状态下的唤醒功能。

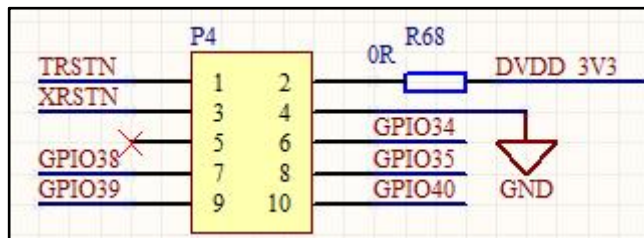
图2-9: 芯片复位电路



### 2.3.3 SWD 烧录和 UART 接口

使用 SWD 协议烧录程序时，与仿真器的接线仅需 IO38: SWD IO39: SWCK 以及 GND；USB 转串口分别连至 RX（GPIO35）、TX（GPIO34）以及 GND 即可，用于后期电机软件的调试。

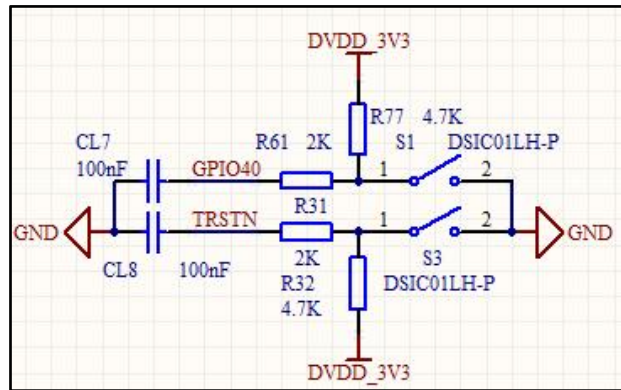
图2-10: SWD烧录和UART接口



### 2.3.4 芯片工作模式切换电路

用户可根据表 2-2 对芯片工作模式做出选择。如使用 SWD 协议烧录程序，则需将两者全部置高；如使用 UART 接口烧录程序，则需两者全部置低，烧录后再将 BOOT 置高，程序即可从 flash 开始执行。

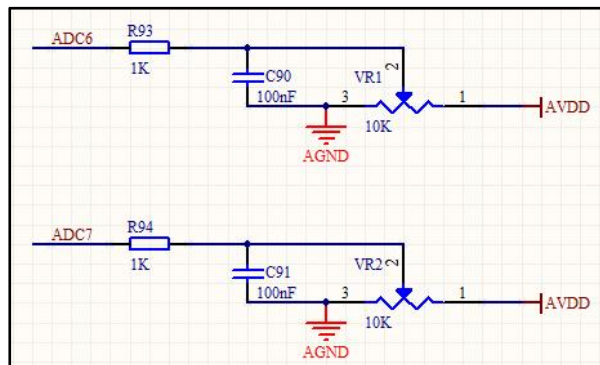
图2-11: 芯片工作模式切换电路



### 2.3.5 外部模拟信号输入电路

用户可通过滑动变阻器向芯片引脚输出不同数值的模拟量用于做相应的控制指令，即 VSP 信号。

图2-12: 外部模拟信号输入电路



### 2.3.6 IIC 开漏上拉输入电路

由于 GPIO30 和 GPIO31 可用于 IIC 通讯，“线与”的工作原理需使开漏上拉，故该引脚可通过拨码开关选择上拉。

图2-13: IIC开漏上拉输入电路

