

SPD11xx 系列芯片失效分析指南

2022 年 2 月 - 版本 1

概述

SPD11xx 系列芯片，是高集成度的电机控制 SOC，可以实现较为复杂的电机控制功能。整个产品在实际使用中可能遇到各种复杂的工况，造成芯片出现异常损坏的情况。根据过往经验，很多损坏的情况都是芯片超规格使用造成的，而这些又是由：错误的设计、不良的 PCB 走线、错误的元件选取、外围元件损坏或者虚焊等问题导致的。

这篇文档着重介绍对损坏的芯片进行分析，帮助最终找出失效原因的一般方法。

目录

1	SPD11xx 功能及模块分析	6
2	问题确定的一般方法	7
3	视觉检查方法	8
4	电学测量 (E-Measurement) 确定问题方法	9
4.1	SPD1148 电学测量表格	9
4.2	SPD1178 电学测量表格	11
4.3	SPD1188 电学测量表格	11
5	上电静态测量方法	12
6	上电动态测量方法	15
7	修订记录	错误! 未定义书签。

表格列表

表 1-1: SPD1148、SPD1178 和 SPD1188 功能对比	6
表 4-1: SPD1148 电学测量参考表格	9
表 4-2: SPD1178 电学测量参考表格	11
表 4-3: SPD1188 电学测量参考表格	11
表 7-1: 文档修订记录	5

图片列表

图 1-1: SPD11xx 简化的单相预驱结构	6
图 2-1: 建议的一般问题定位流程	7
图 3-1: 高倍放大镜的视觉检查方法和重点关注方面	8
图 5-1: Buck 输出纹波查看	12
图 5-2: Pre-Driver OUTH->GND 正常输出波形	13
图 5-3: Pre-Driver OUTL->GND 正常输出波形	14
图 5-4: CFTOP 正常输出波形	14

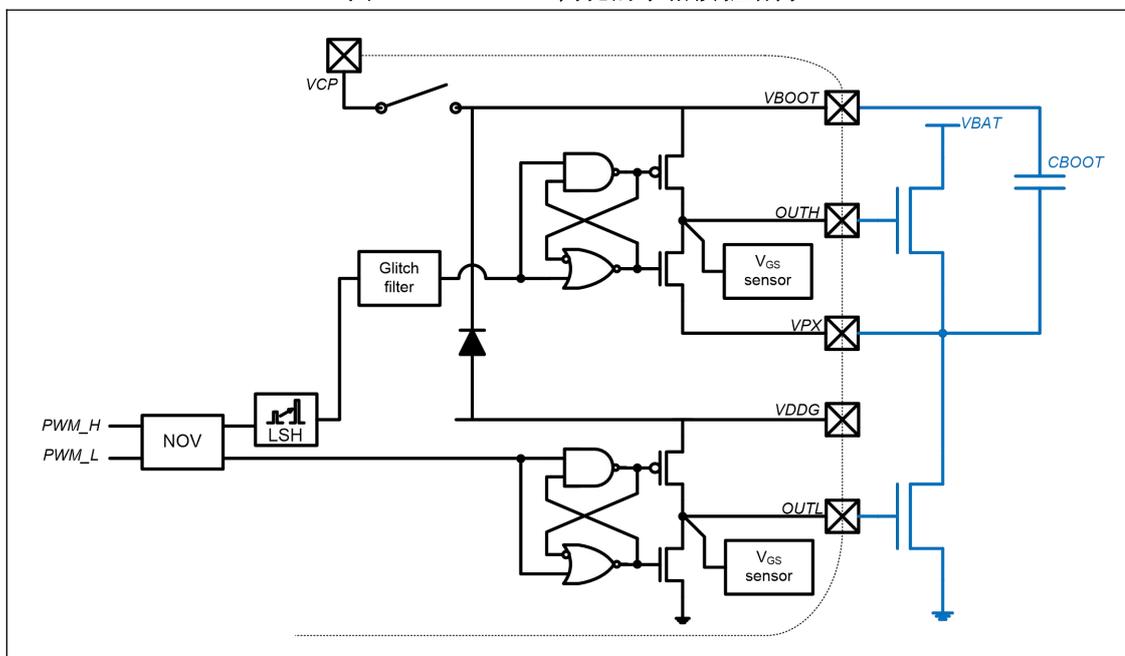
版本历史

日期	版本	修改内容
2022-2-10	1	初始版本

1 SPD11xx 功能及模块分析

旋智推出的 SPD11xx 系列芯片中，SPD1148、SPD1178 和 SPD1188 都带有如下的预驱结构：

图 1-1: SPD11xx 简化的单相预驱结构



相比其他预驱，它主要是集成了 Charge Pump 功能，可以更好的应对上管需要长时间导通的场景。

高压带预驱的控制芯片，因为集成度很高，高低压信号混合，其中比较容易出问题的部分也是预驱部分。所以 SPD11xx 的失效分析方法也需要根据上述框图来做初步判断。不过，SPD1148、SPD1178 和 SPD1188 又互相有些不同点，罗列如下：

表 1-1: SPD1148、SPD1178 和 SPD1188 功能对比

芯片型号	SPD1148	SPD1178	SPD1188
MCU	MCU	MCU	MCU
5V LDO	5V LDO	5V LDO	5V LDO
VDDG LDO	VDDG LDO	VDDG LDO	-
Pre-Driver	Pre-Driver	Pre-Driver	Pre-Driver
Charge Pump	Charge Pump	Charge Pump	Charge Pump
3.3V Buck	-	-	3.3V Buck
-	-	-	VDDG Buck
-	-	-	Motor PGA

以上芯片的损坏机制大体有相同，但因为所包含模块不同，又有一些不同的地方，故障分析时候需要注意。

2 问题确定的一般方法

针对一般的问题处理，建议按照如下流程来进行分析和确定：

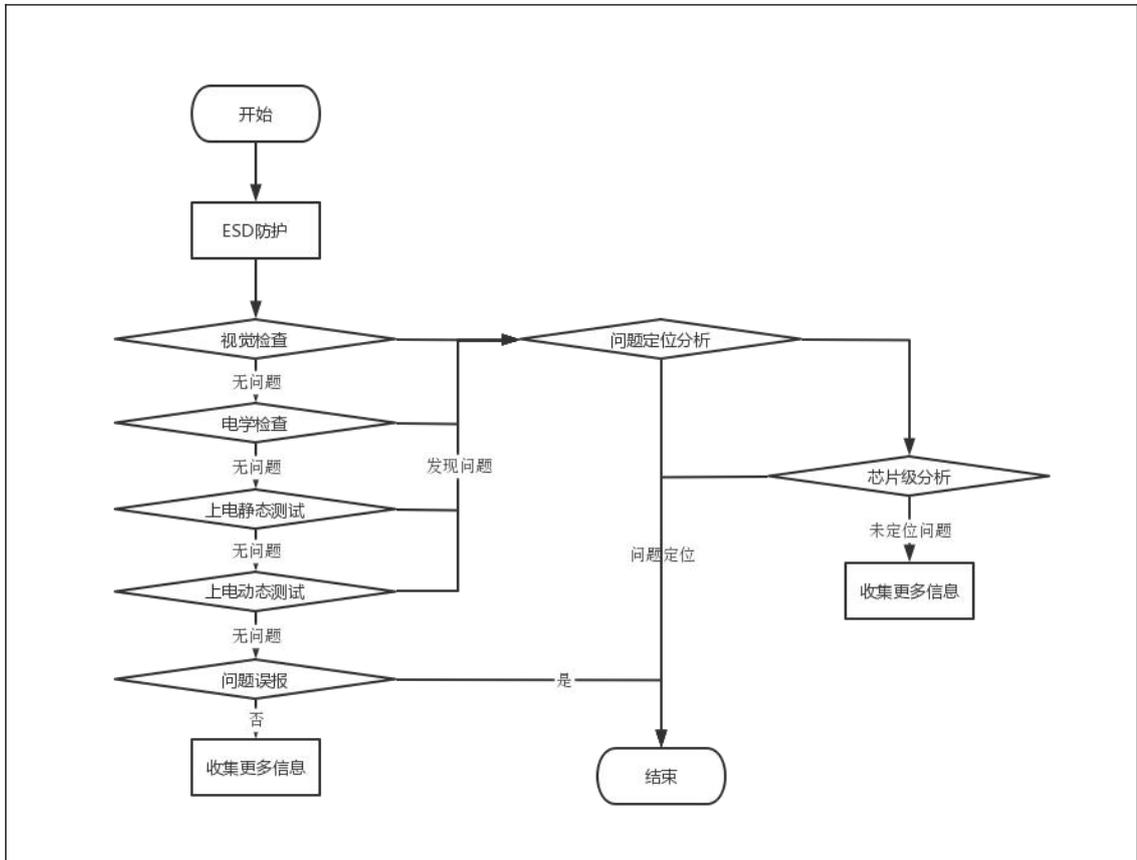
1. 首先一定要注意：

- 问题不清晰的情况下不要盲目上电测试，避免问题扩大；
- 注意 ESD 防护，防止造成新的损伤。

2. 建议分析流程如下：

- 视觉检查：首先观察板上是否已经有物理损伤（包括 PCB 烧毁、元件脱落、芯片裂开等）；之后使用高倍放大镜检查芯片及其他周边元件是否存在虚焊、芯片周围是否存在爬锡不足的情况（理想状况下，需要爬锡大于 50%高度，至少也要保证 30%高度）；如果在视觉检查中存在异常，则建议修复视觉异常后再进行下一步的检查；
- 不上电的电学测量环节：用于确认芯片及元件是否存在内部损伤，如果电学测量环节不存在明显问题，则可以进入下一步检查；
- 上电静态测试：用于确认基本功能是否正常，包括检查各个电源是否正常输出、PWM 是否能够正常运行等；这一步没有明显问题，则可以进入下一步检查；
- 上电正常运行测试：用于确认所有功能是否异常，进行到这一步出现的问题，一般是由于元件或芯片的隐形故障导致的，需要逐一分析；
- 芯片级分析：在进行完上述检查后，如果问题确定，但原因不明，且影响较大，则需要进行更细致的芯片 ATE 测试、X 光测试或者芯片解剖测试等等，具体请联系旋智原厂或者专业机构进行。

图 2-1：建议的一般问题定位流程



3 视觉检查方法

视觉检查的方法可以直接用肉眼观察电路板是否存在损坏、元件是否存在损坏、缺少等情况；但是由于现在使用的元件封装都很小，且管脚间距也较小，那么会导致单凭肉眼很难确定，所以借助一些放大镜等手段，可以有效的帮助定位。定位的时候，重点关注元件或芯片管脚的虚焊、上锡高度不够的情况。可以采购如下图所示的放大镜，关注重点也可以参考下图中的芯片图：

图 3-1：高倍放大镜的视觉检查方法和重点关注方面



4 电学测量（E-Measurement）确定问题方法

电学测量是使用简单的在板测量芯片管脚的电阻特性和二极管特性的方法，快速定位芯片具体损坏的位置。

下面几张表格分别是 SPD1148、SPD1178 和 SPD1188 的电学测量项目和某个电路板设计的正常参考值（实际使用时候，需要替换成对应设计电路板的正常参考值）。

SPD1148 相对于 SPD1178 功能较多，增加了 3.3V Buck，相对于 SPD1188 减少了 VDDG Buck，下面先从 SPD1148 讲起，SPD1178 和 SPD1188 有增减的部分，请参考各自章节。

4.1 SPD1148 电学测量表格

下图是 SPD1148 的基本电学测量表格，一般拿到失效 PCB 之后，只要芯片本身没有明显的物理损坏，那么先不要急于把芯片从板上取下。

建议先在板对芯片的一些电学特性做测量，然后和正常的 PCB 进行电学测量对比，从而基本确定损坏范围，对于部分简单的问题，也有可能通过电学测量直接找到问题的原因。

表 4-1: SPD1148 电学测量参考表格

模块	管脚名称	测量项目	正常 PCB 参考值
Power input	VBAT->GND	电阻	1.46M
Pre-Driver	VDDG	电阻	230K
	VBOOT U/V/W	电阻	1.4M/1.4M/1.4M
	OUTH U/V/W	电阻	250K/250K/250K
	PX U/V/W	电阻	165K/165K/165K
	OUTL U/V/W	电阻	120K/120K/120K
	VCP	电阻	930K
	CFBOT	电阻	1.13M
Buck33	CFTOP	电阻	1.7M
	SW_BUCK	电阻	2.12M
	VDD5	电阻	2.32M
	DVDD	电阻	1.5K
charge pump	AVDD	电阻	7.09M
	VBAT to CFTOP diode	二极管电压	0.65V
	VBAT to VCP diode	二极管电压	0.65V
	CFTOP to VCP diode	二极管电压	0.65V

如果异常板出现较大差异，那么可以按照以下思路做一些简单分析。

1. VBAT->GND: 芯片主电源出现异常，此时表象可能是芯片出现明显的烧毁现象，3.3V、5V 等电压也量测不到。

VBAT 连接主电源，它一般的失效模式是过压，所以如果 VBAT 出现短路或者断路情况，首先考虑系统电压是否超过了规格，比如 SPD1148 最大可承受电压为 40V。

2. VDDG: VDDG 是预驱的供电部分，如果 VDDG 出现异常，则上下桥的驱动都无法正常工作；VDDG 的输入是通过 LDO_VDDG 从 VBAT 获取，LDO_VDDG 具有 40~160mA 的限流，且 VDDG 的输出也具有 200mA 的限流。

如果 VDDG 这点出现异常，一般情况是由 VBAT 导致的；如果是 VDDG 单点故障，VBAT 没有故障，那么要考虑 VDDG 本身是否异常接到高压侧导致过压问题，或者是否有其他异常点，造成 VDDG 的损坏。

3. VCP, CFBOT/CFTOP: 这几个引脚是 Charge Pump 的组成部分，一旦异常，则上桥驱动无法长时间保持输出状态。

CFBOT/CFTOP 是 charge Pump CF 电容的上下两端，负责把 VBAT、VDDG 上的电能搬运到 VCP 电容 CCP 上，CF 电容的输入输出侧并没有限流装置。因为 VCP、CFBOT/CFTOP 是 Charge Pump 的一部分，又是电源和 Pre-Driver 之间的桥梁，所以它们的损坏机制一般比较复杂，且芯片其他部位的损坏也容易连带 Charge Pump 部分损坏。

4. VBOOT U/V/W: VBOOT 引脚是给上桥驱动能量的 boot 电容所在管脚，如果此处异常，则上桥驱动无法实现。

VBOOT 引脚外部连接 Cboot 电容，内部通过一个二极管连接到 VDDG 或者另外一条可控通路连接到 VCP 电容。

另外注意，VBOOT->VPX 之间的耐压差为 20V，如果 SPD1148 为了应对特别低压的应用场景而采用了如《SPD1148 电路设计指南》中 SPD1148 低压工作电路连接方法，且这是存在电路设计错误或者元件故障的情况，有可能造成 VBOOT->VPX 间电压差超过 20V，从而造成损坏。

5. OUTH: 上桥驱动引脚，异常则上桥驱动异常。

6. OUTL: 下桥驱动引脚，异常则下桥驱动异常。

7. PX: 电机输出端线引脚；

PX 相对 GND 有最大耐负压能力，这个引脚一般不损坏，损坏一般考虑其他问题导致的连带现象。

8. SW_BUCK: Buck 输出引脚，异常则导致 3.3V 异常，芯片数字侧无法工作。

9. VDD5: 这是 Pre-Driver 逻辑侧的供电，异常则导致 Pre-Driver 无法工作。

10. VDD33、VDDA: 芯片数字侧供电，异常则导致芯片数字侧无法工作。

11. VBAT->CFTOP, VBAT->VCP, CFTOP->VCP: 这三部分也是跟 Charge Pump 相关的部分，异常则导致 Charge Pump 无法工作。

4.2 SPD1178 电学测量表格

SPD1178 相对减少了 3.3V Buck，它的预驱一共有 2 组，共 12 个 PWM 的输出。其余和 SPD1148 相同名称的引脚具有和 SPD1148 相同的功能，所以在故障判断上也相似。

表 4-2: SPD1178 电学测量参考表格

模块	管脚名称	测量项目	正常 PCB 参考值
Power input	VBAT-GND	电阻	接近开路
Pre-Driver	VBOOT->VPX(U0/V0/W0/U1/V1/W1)	电阻	300k
	VBOOT->GND(U0/V0/W0/U1/V1/W1)	电阻	370k
	VDDG-GND	电阻	100k
	OUTH->GND(U0/V0/W0/U1/V1/W1)	电阻	220k
	OUTL->GND(U0/V0/W0/U1/V1/W1)	电阻	100k
	PX->GND(U0/V0/W0/U1/V1/W1)	电阻	130k
charge pump	GND->CFBOT	二极管电压	0.68V
	CFBOT->VDDG	二极管电压	0.72V
	VBAT->CFTOP	二极管电压	0.742V

4.3 SPD1188 电学测量表格

表 4-3: SPD1188 电学测量参考表格

模块	管脚名称	测量项目	正常 PCB 参考值
Power input	VBAT	电阻	38M
Pre-Driver	VCP	电阻	Open
	VDDG	电阻	65K
	CFBOT	电阻	13M
	CFTOP	电阻	42M
	VBOOT U/V/W	电阻	22M/22M/22M
	OUTH_U/V/W	电阻	295K/395K/295K
	VPXU/V/W	电阻	200K/200K/200K
	OUTL_U/V/W	电阻	190K/190K/190K
	SWG	电阻	Open
	FBG	电阻	17K
	VBOOT_G	电阻	Open
	SW3	电阻	9.17M
	VDD5	电阻	4M
	VDD33	电阻	1.5K
	VDDA	电阻	7.09M
	VDDG to VBOOT_U/V/W	电阻	9.2M/9.2M/9.2M
	(VBOOT-VPX)_U/V/W Res	电阻	9.25M/9.25M/9.25M

SPD1188 对于 SPD1148 具有更高的电压工作范围，同时其 VDDG 电压不是通过 LDO 而是用 VDDG

Buck 来产生的，所以在故障判断上需要增加对 VDDG Buck 的判断。

SWG、FBG、VBOOT_G 以及 VBOOT 构成了 VDDG BUCK 的输入和输出，它的输出既要负责给 Pre-Driver 供电，也要由它作为输入通过 3.3V Buck 产生供给 MCU 的 3.3V。所以如果 VDDG BUCK 出现异常，一般的会导致整个芯片不工作。

5 上电静态测量方法

在之前的方法都无法有效发现问题的前提下，可以采用上电的方法进行进一步的解析。

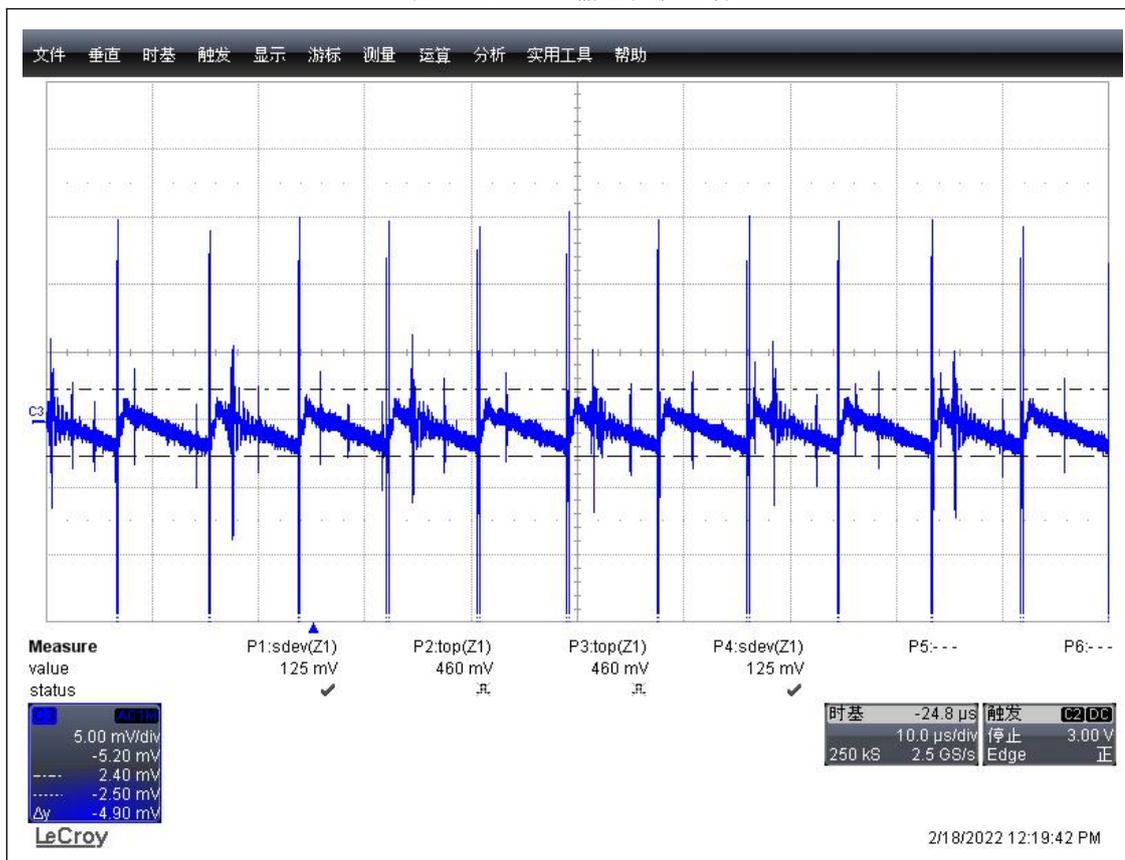
在这个过程中主要关注：

1. 各个 Buck 电路的输出有效值及纹波大小，可以使用示波器的 AC 挡位进行测试：

对于 3.3V Buck，希望纹波小于 $\pm 20\text{mV}$ ，最大也不要超过 $\pm 50\text{mV}$ ，如果过大，容易造成 ADC 性能下降、芯片不稳定等问题；

对于 SPD1188 的 VDDG BUCK，因为它是给预驱及 Mosfet 供电，所以它的电压纹波可以较大，只要保持有效值稳定。

图 5-1: Buck 输出纹波查看



2. 各个静态电源正常

静态电源	幅度
VDD5	万用表测量约为 5V
VDD33	万用表测量约为 3.3V
VCAP12	万用表测量约为 1.2V
VDDG	Pre-Driver 使能后, 万用表测量约为软件设置的预驱电压

3. Pre-Driver 的输出

静态检查 Pre-Driver 的输出时, 请不要连接电机的 U/V/W 线路。如果 Pre-Driver 的 OUTH、OUTL 输出都是较为锐利的方波, 且 OUTH 的输出的幅值约为 $V_{BAT}+V_{DDG}$, OUTL 的输出幅值为 VDDG, 则 Pre-Driver 可以认为基本正常。

图 5-2: Pre-Driver OUTH->GND 正常输出波形

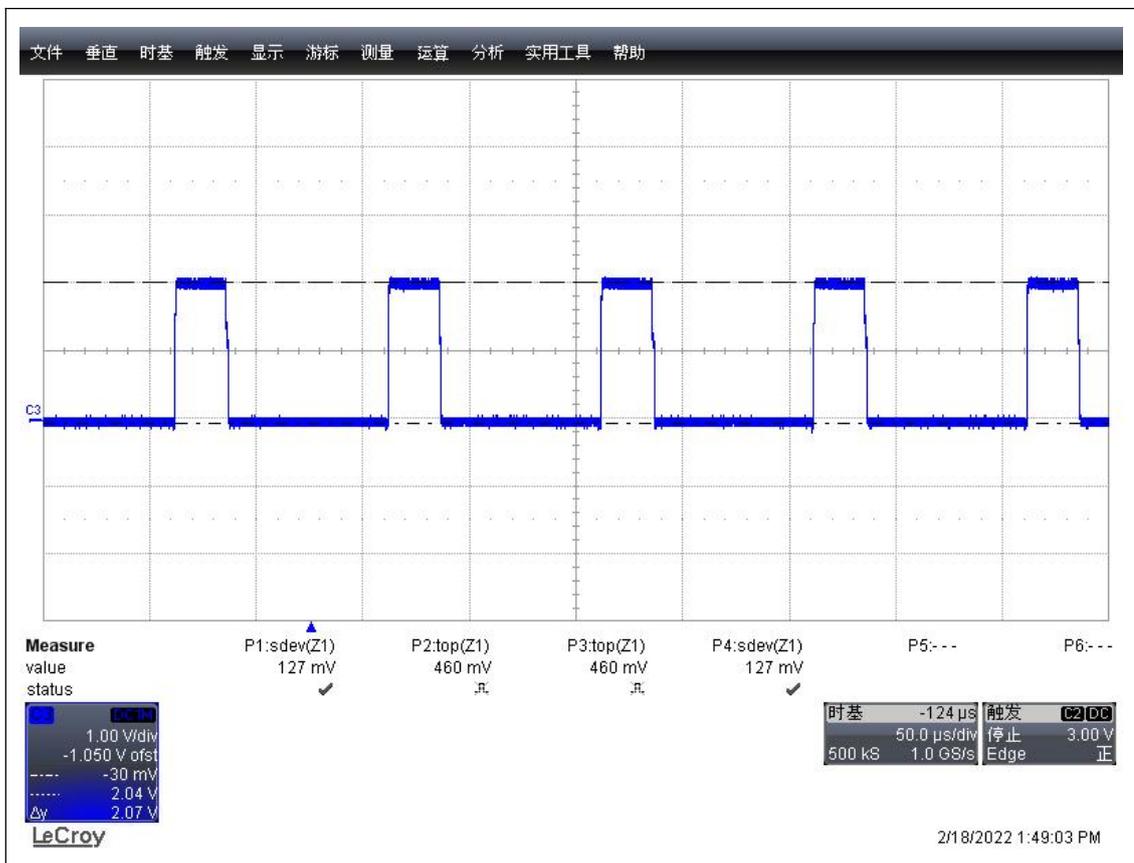
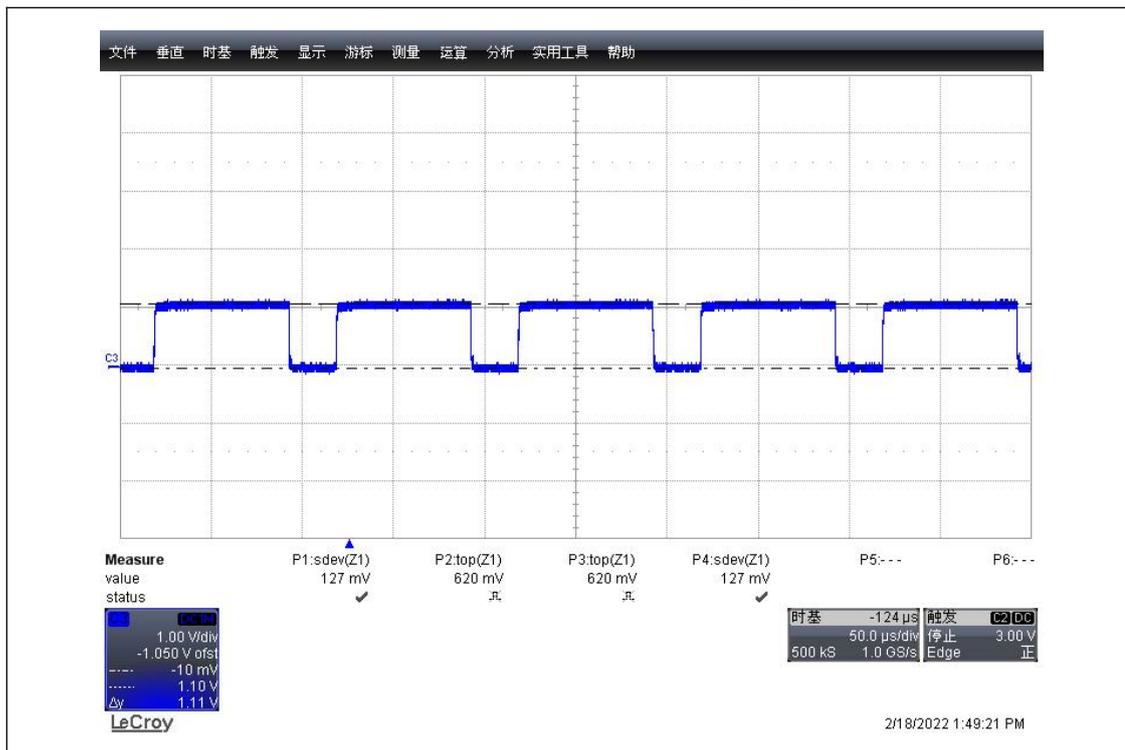


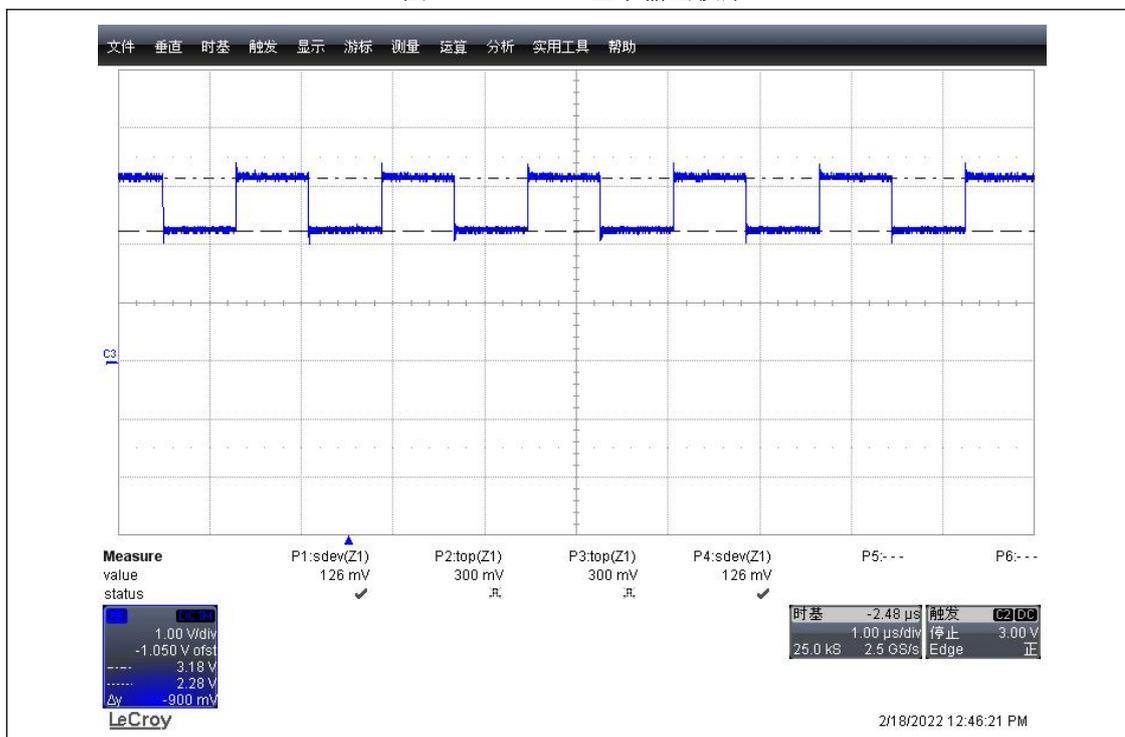
图 5-3: Pre-Driver OUTL->GND 正常输出波形



4. Charge Pump 关键信号的工作状态

Charge Pump 在正常工作时，CFTOP 以 625kHz 的波形在 GND 和 VDDG 间切换，反映到 CFTOP 上其波形则是一个低电压为 VBAT，高电压为 VBAT+VDDG 的 625kHz 方波，如果波形与下图相似，则可以认为 Charge Pump 正常，否则是异常情况。

图 5-4: CFTOP 正常输出波形



6 上电动态测量方法

这个方法主要用于发现一些隐性问题，根据之前的测试，芯片应该大体工作正常，所以需要通过对系统在正常/特殊工况下的工作来激发问题的产生，但具体到每个案例，需要具体分析。

