

SPC2168 SIO_QEPV3 使用指南

版本 A/0-2022年8月

概述

QEP(Quadrature Encoder Pulse)是一种处理编码器正交输出信号的功能模块。SPC2168 内建三个 SIO 单元。使用 SIO 单元的可编程性,实现了 SIO_QEPV3 的功能,能够进行计数等功能。并且支持对 CW/CCW,sign/pulse 模式的编码器信号进行计数。



目录

1	SIO_QEPV3 特性	7
2	SIO_QEPV3 系统概述	g
2.1	输入滤波	10
2.2	计数模式	11
3	操作方式	14
3.1	配置 SIO 时钟	
3.2	配置 SIO 为 SIO_QEPV3,配置 PINMUX	14
3.3	获取位置计数,方向	
4	API 函数	16
5	代码示例	17
6	寄存器	18
6.1	SIO QEPV3 寄存器表	18



图片列表

图 2-1:	基于 SIO 的 QEP 系统架构	9
	输入滤波	
	正交模式计数	
	计数脉冲+计数方向模式计数	
	CM CCM 提出计樂	12





表格列表

表 1-1:	管脚分配	8
表 4-1:	API 函数列表	.16
	SIO 模块基地址	





版本历史

版本	日期	作者	变更
1	2022年01月24日	韩伟	设计 V3.0.0:第一次 release。
2	2022年01月25日	韩伟	设计 V3.0.1: 更换 PIN:
			QA: SIO2_SIOPIN13 -> SIO2_SIOPIN12;
			QB: SIO2_SIOPIN12 -> SIO2_SIOPIN13
3	2022年02月22日	韩伟	设计 V3.1.0:基于 V3.0.0,修复 SIO_Init()驱动错误
4	2022年07月20日	韩伟	设计 V3.2.0:基于 V3.1.0,修复 SIO_Init()驱动错误,
			添加 SIO_Deinit()功能
A/0	2022年08月26日	韩伟	设计 V3.3.0:基于 V3.2.0,更新 SIO_Init(),
			SIO_Delnit(),SIO_QEPV3_Init()相关驱动,修正写 PLA
			的时序。增加 SIO_Enable(),SIO_Disable(),
			SIO_QEPV3_Program()。修改文件格式。



术语或缩写

术语或缩写	描述	
SIO	Smart Input Output	
QEP	Quadrature Encoder Pulse	





1 SIO_QEPV3 特性

SIO_QEPV3 支持以下功能:

- 支持 Qa、Qb 正交输入(Quadrature);
- 支持 Qa 为计数脉冲输入(Pulse), Qb 为方向(Direction);
- 支持 Qa 为正转计数脉冲输入(CW——ClockWise),Qb 为反转计数脉冲输入(CCW——CounterClockWise);
- 计数脉冲输入最快 925KHz;
- 支持 16 位的位置计数器 POSCNT, 计数范围[0: POSMAX];
- 支持 Qa、Qb deglitch;
- Qa、Qb 采样时钟可调;
- 支持启动和停止复位;
- 支持位置计数器初始化;



表 1-1: 管脚分配

SIO 模块名	SIO 管脚编号	GPIO 管脚编号	功能
SIO0	0	GPIO0	QA
SIO0	1	GPIO1	QB

注意事项:

- SIO 时钟频率 Fsio <= 100MHz;
- 不支持通过修改 SIO 配置文件里的 SIO 管脚数组来实现管脚的重新分配。需要不同的配置文件,请联系 Spintrol 工程师。
- 用于生成采样时钟的定时器 SampleTimer 的分频系数 NsampleTimer >= 9;
- 如果要在运行中使用初始化位置计数器功能, N_{sampleTimer} >= 12;
- Quadrature 模式下支持的最快速度:
 - ▶ 考虑采样不到 glitch 信号,不支持运行过程中初始化位置计数器: F_{sio} / (N_{sampleTimer} * 6 * 2)= 925KHz, (F_{sio} = 100MHz, N_{sampleTimer} = 9);
 - ▶ 考虑采样不到 glitch 信号,支持运行过程中初始化位置计数器: Fsio / (NsampleTimer * 6 * 2) = 694KHz, (Fsio = 100MHz, NsampleTimer = 12);
 - ▶ 考虑采样到1个glitch,不支持运行过程中初始化位置计数器: F_{sio} / (N_{sampleTimer} * 8 * 2) = 694KHz, (F_{sio} = 100MHz, N_{sampleTimer} = 9);
 - ▶ 考虑采样到 1 个 glitch,支持运行过程中初始化位置计数器: F_{sio} / (N_{sampleTimer} * 8 * 2) = 520KHz, (F_{sio} = 100MHz, N_{sampleTimer} = 12);
- Pulse Direction 模式下支持的最快速度:
 - ➤ 采样到 glitch 信号次数≤1,不支持运行过程中初始化位置计数器: F_{sio} / (N_{sampleTimer} * 6 * 2)= 925KHz; (F_{sio} = 100MHz, N_{sampleTimer} = 9);
 - ➤ 采样到 glitch 信号次数≤1,支持运行过程中初始化位置计数器: F_{sio} / (N_{sampleTimer} * 6 * 2) = 694KHz, (F_{sio} = 100MHz, N_{sampleTimer} = 12);
- CW CCW 模式下支持的最快速度:
 - 采样到 glitch 信号次数≤1,不支持运行过程中初始化位置计数器:
 F_{sio} / (N_{sampleTimer} * 6 * 2) = 925KHz; (F_{sio} = 100MHz, N_{sampleTimer} = 9);
 - ➤ 采样到 glitch 信号次数≤1,支持运行过程中初始化位置计数器: F_{sio} / (N_{sampleTimer} * 6 * 2) = 694KHz, (F_{sio} = 100MHz, N_{sampleTimer} = 12);



2 SIO_QEPV3 系统概述

如下图所示,SIO_QEPV3模块由正交解码、位置计数器、采样定时器组成。

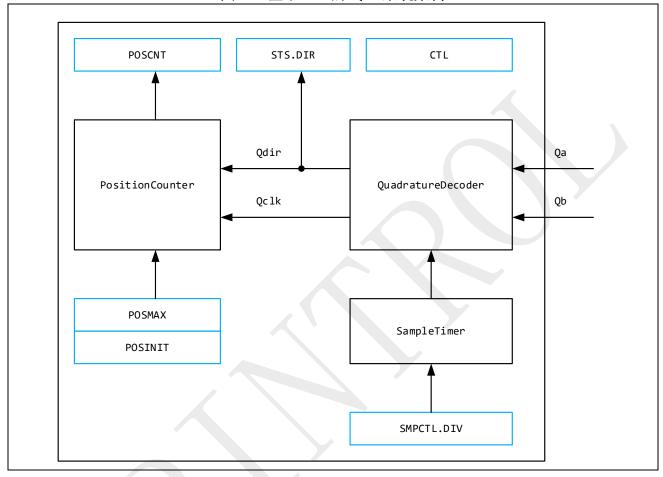


图 2-1:基于 SIO 的 QEP 系统架构

正交解码模块输入为编码器 Qa、Qb 信号,支持正交模式、计数脉冲+计数方向模式,以及 CW-CCW 模式。支持 Qa、Qb 信号滤波功能。滤波采样时钟由采样定时器产生。解码模块输出为:

- Qdir: 解码后的计数方向信号;
- Qclk: Qa、Qb的有效计数脉冲信号;

位置计数模块根据 Qdir 和 Qclk 进行计数:

- Qdir == 0 时,向下计数到 0,复位为 POSMAX 值,再继续计数。
- Qdir == 1 时,向上计数到 POSMAX 值,复位为 0,再继续计数。



2.1 输入滤波

输入滤波方法是对输入信号进行三次采样,只有当三次采样的值完全相等,才认为外部输入的信号电平稳定。

图 2-2 中说明了信号下降沿附近发生 glitch 时候的滤波情况。采样时钟的周期为 T_{sampleTimer}。因此,为了滤除宽度小于 T_{sampleTimer}的 glitch 信号,且确保信号滤波后不丢失原始的输入信号原始边沿信息,输入信号的电平宽度应当大于等于 6*T_{sampleTimer}。

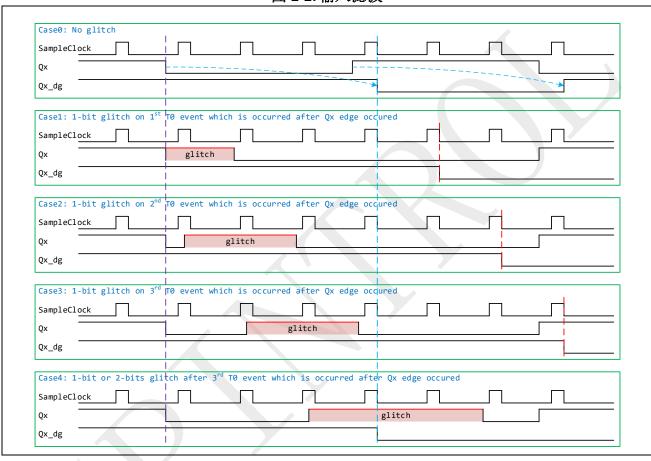


图 2-2:输入滤波



2.2 计数模式

SIO_QEPV3 支持三种计数模式,分别如图 2-3、图 2-4、图 2-5 所示,图中以 POSMAX=4 为例。

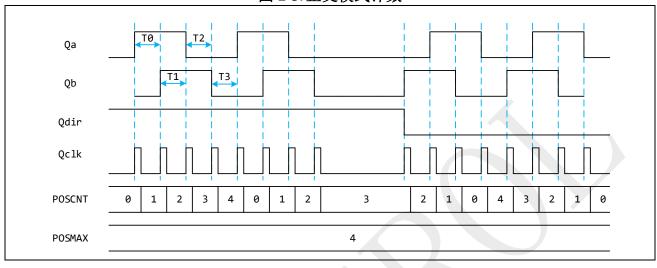


图 2-3: 正交模式计数

正交模式下对 Qa、Qb 的每个边沿进行计数。方向是根据 Qa、Qb 的相位关系定义:

- Qa 超前 Qb, Qdir = 1;
- Qa 滞后 Qb, Qdir = 0;

图中 T0、T1、T2、T3 表示为采样到一个毛刺信号的时候,确保滤波后信号相位的相对关系不变,对输入信号时序的要求:

- T0: ≥ 4*T_{sampleTimer}
- T1: \geq 4*T_{sampleTimer}
- T2: ≥ 4*T_{sampleTimer}
- T3: ≥ 4*T_{sampleTimer}

因此,采样时钟的分频系数为 NsampleTimer, 正交模式下支持的 Qa、Qb 最快速度为:

- 考虑采样不到 glitch 信号,不支持运行过程中初始化位置计数器: Fsio / (NsampleTimer * 6 * 2) = 925KHz,(Fsio = 100MHz,NsampleTimer = 9);
- 考虑采样不到 glitch 信号,支持运行过程中初始化计数器:
 F_{sio} / (T_{sampleTimer} * 6 * 2) = 694KHz, (F_{sio} =100MHz, N_{sampleTimer} = 12);
- 考虑采样到 1 个 glitch 信号,不支持运行过程中初始化位置计数器: Fsio / (TsampleTimer * 8 * 2)= 694KHz,(Fsio = 100MHz,NsampleTimer = 9);
- 考虑采样到 1 个 glitch 信号,支持运行过程中初始化位置计数器 F_{sio} / (T_{sampleTimer} * 8 * 2)= 520KHz, (F_{sio} =100MHz, N_{sampleTimer} = 12);



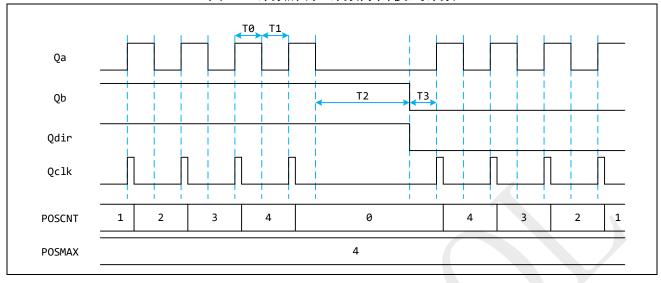


图 2-4: 计数脉冲+计数方向模式计数

计数脉冲+计数方向模式下是对 Qa 的上升沿进行计数。Qb 为计数方向。

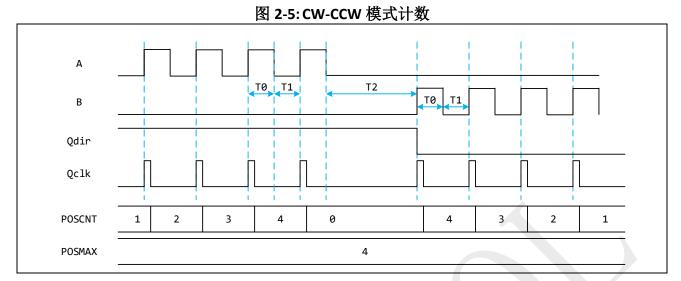
图中 T0、T1、T2、T3 表示为采样到一个毛刺信号的时候,确保滤波后信号相位的相对关系不变,对输入信号时序的要求:

- T0: ≥ 6*T_{sampleTimer}
- T1: ≥ 6*T_{sampleTimer}
- T2: ≥ 0*T_{sampleTimer}
- T3: ≥ 4*T_{sampleTimer}

因此,采样时钟的分频系数为 NsampleTimer, 正交模式下支持的 Qa、Qb 最快速度为:

- 考虑采样到 glitch 信号次数≤1,不支持运行过程中初始化位置计数器: F_{sio} / (N_{sampleTimer} * 6 * 2)= 925KHz,(F_{sio} =100MHz,N_{sampleTimer} = 9);
- 考虑采样到 glitch 信号次数≤1,支持运行过程中初始化计数器: Fsio / (TsampleTimer * 6 * 2)= 694KHz, (Fsio =100MHz, NsampleTimer = 12);





CW-CCW 模式是对 Qa、Qb 的上升沿进行计数。Qa 有脉冲输入时候,Qdir=1; Qb 有脉冲输入的时候,Qdir=0。Qa、Qb 同时只有一个产生计数脉冲。

图中 T0、T1、T2 表示为采样到一个毛刺信号的时候,确保滤波后信号相位的相对关系不变,对输入信号时序的要求:

- T0: ≥ 6*T_{sampleTimer}
- T1: ≥ 6*T_{sampleTimer}
- T2: ≥ 0*T_{sampleTimer}

因此,采样时钟的分频系数为 NsampleTimer, 正交模式下支持的 Qa、Qb 最快速度为:

- 考虑采样到 glitch 信号次数≤1,不支持运行过程中初始化位置计数器: F_{sio} / (N_{sampleTimer} * 6 * 2)= 925KHz, (F_{sio} =100MHz, N_{sampleTimer} = 9);
- 考虑采样到 glitch 信号次数≤1,支持运行过程中初始化计数器: Fsio / (TsampleTimer * 6 * 2)= 694KHz, (Fsio =100MHz, NsampleTimer = 12);



3 SIO_QEPV3 操作方式

Spintrol 提供了相应的软件库来简化该系统的使用。

3.1 配置 SIO 时钟

用户可以通过 SIOCLKCTL 寄存器来配置 SIO 时钟,包括时钟的使能和分频比。具体可参见《SPC2168 Technical Reference Manual》的第 3 章。当 SIO 被配置用作 SIO_QEPV3 时,所允许的 SIO 模块时钟最高频率可达 100MHz(对于部分型号芯片,最高频率会达不到 100MHz,具体参考 TRM)。

3.2 配置 SIO 为 SIO_QEPV3,配置 PINMUX

提供了 SIO_QEPV3_Program()函数,配置 SIO 模块,将其初始化成 SIO_QEPV3; SIO_QEPV3_Init()使能 SIO 运行且配置 PINMUX,将引脚切换至 SIO 通道。用户只需要在代码中直接调用这些函数即可。

注意:

- SIO_QEPV3 的引脚重定义需要联系 Spintrol 工程师进行重新配置,目前暂不支持客户自定义。
- 当使用多个 SIO 模块,需要先调用所有的 SIO_XXX_Program()函数,确保所有 SIO 模块的 uCode 和 PLA 配置完成后,再调用所有的 SIO_XXX_Init()函数,使能各个模块及配置 IO 管 脚。

SIO_QEPV3 初始化代码如下:

```
r例代码 3-1: SIO_QEPV3 初始化

/* Clock Init */
CLOCK_InitWithRCO(CLOCK_HCLK_200MHZ);

/* Configure SIO Clock, maximum clock is 100MHz */
CLOCK_SetModuleDiv(SIOO_MODULE, 2);
CLOCK_EnableModule(SIOO_MODULE);

/* SIO program to SIO_QEPV3 function */
SIO_QEPV3_Program(SIOx);

/* SIO_QEPV3_Init */
SIO_QEPV3_Init (SIOx);

/* Init Qa/Qb count mode */
SIO_QEPV3_SetCountMode(SIOx, SIOQEPV3_MODE_QUADRATURE);

/* Set sample clock prescaler */
```



```
示例代码 3-1: SIO_QEPV3 初始化
u8SampleClockPrescaler = 9 - 1;
SIO_QEPV3_SetSampleClockPrescaler(SIOx, u8SampleClockPrescaler);

/* Set maximum position */
u16MaxPosition = 100;
SIO_QEPV3_SetMaximumPosition(SIOx, u16MaxPosition);

/* Set initial position */
u16InitialPosition = 0;
SIO_QEPV3_SetInitialPosition(SIOx, u16InitialPosition);
/* Enable initial position counter, SIOQEPV3CTL. INITCNT will be self-cleared after enable run and initialization finished */
SIO_QEPV3_EnableInitPosition(SIOx);

/* Enable run */
SIO_QEPV3_Enable(SIOx);
```

3.3 获取位置计数,方向

```
示例代码 3-2: SIO_QEPV3 读取位置计数器和计数方向
u32Data = SIO_QEPV3_GetPosition(SIOx);
u32Dir = SIO_QEPV3_GetStatus(SIOx, SIOQEPV3_STS_DIRECTION)? 1:0;
```



4 API 函数

注意: 函数详细功能请参考驱动代码注释。

表 4-1: API 函数列表

函数名称	说明
<pre>void SIO_QEPV3_Program(SIOx)</pre>	SIO 编程为 SIO_QEPV3 功能
void SIO_QEPV3_Init(SIOx)	SIO_QEPV3 初始化
<pre>void SIO_QEPV3_SetCountMode(SIOx, eMode)</pre>	设置计数模式
SIOQEPV3_CountModeEnum SIO_QEPV3_GetCountMode(SIOx)	获取计数模式
<pre>void SIO_QEPV3_EnableInitPosition(SIOx)</pre>	使能位置初始化
<pre>void SIO_QEPV3_DisableInitPosition(SIOx)</pre>	禁用位置初始化
<pre>uint16_t SIO_QEPV3_IsEnableInitPosition(SIOx)</pre>	获取位置初始化是否启用
void SIO_QEPV3_Enable(SIOx)	使能模块运行
void SIO_QEPV3_Disable(SIOx)	禁用模块
uint16_t SIO_QEPV3_IsEnable(SIOx)	获取模块是否正在运行
Void SIO_QEPV3_SetSampleClockPrescaler(SIOx,u8Prescaler)	设置采样时钟预分频系数
<pre>uint8_t SIO_QEPV3_GetSampleClockPrescaler (SIOx)</pre>	获取采样时钟预分频系数
<pre>void SIO_QEPV3_SetMaximumPosition(SIOx, u16Pos)</pre>	设置最大位置
uint16_t SIO_QEPV3_GetMaximumPosition(SIOx)	获取最大位置
uint16_t SIO_QEPV3_GetPosition(SIOx)	获取当前位置
<pre>void SIO_QEPV3_SetInitialPosition(SIOx, u16Pos)</pre>	设置初始位置
uint16_t SIO_QEPV3_GetInitialPosition(SIOx)	获取初始位置
uint16_t SIO_QEPV3_GetStatus(SIOx, u16Query)	获取当前状态 (方向)



5 代码示例

以 SIOO 为例子,参考 demos 目录下的例程。





6 寄存器

6.1 SIO_QEPV3 寄存器表

表 6-1:SIO 模块基地址

* * * * * * * * * * * * * * * * * * * *		
外设模块	基地址	
SIO0	0x4000B000	
SIO1	0x4000C000	
SIO2	0x4000D000	

注意 对 SPC2168, SIO 的 FIFO 深度为 8, 宽度为 16-bits。

SIO_QEPV3 的寄存器和功能定义请参考相应驱动函数中的描述,此处不再赘述。