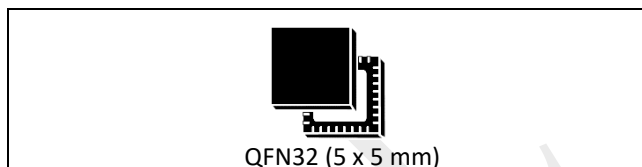


基于 32 位 ARM® Cortex-M4 内核的 MCU，内置 8 通道 PWM，8 通道 13 位 ADC 和 2 路带比较器的差分可编程增益放大器

特性

- ARM® 32 位 Cortex-M4 CPU 内核
 - 单精度浮点运算单元 (FPU)
 - 最高 125 MHz 主频
- 存储器
 - 多达 128 KB Flash
- 时钟，复位和供电管理
 - 支持上电复位 POR 和欠压/过压检测 BOD
 - 支持外部时钟接入
 - 内置 32MHz 出厂校准振荡器
 - 内置 32MHz 安全备用振荡器
 - 内置锁相环 (PLL) 时钟
- 13 位模数转换器 (8 通道)
 - 最小 250 ns 转换时间
 - 2 个差分采样保持电路
 - 模拟信号输入范围: 0 ~ 3.339V
 - 支持外部输入开路和短路检测
 - 8 个转换控制通道
 - 支持转换优先级控制
 - 支持多种事件触发采样转换请求
- 差分可编程增益运放 (DPGA)
 - 内置 2 路 DPGA，均支持差分转单端
 - 可编程增益范围
2, 4, 8, 16, 24, 32, 48, 64
 - 建立时间: 250 ns 到 1.4 us;
- 模拟比较器
 - 3 个高速比较器
 - 输出带数字滤波器
 - 3 个 DAC 参考源
 - 可用于过流检测和相位比较
- 脉宽调制模块 (PWM)
 - 专用的 16 位计时器，支持周期和频率控制
 - 所有事件均可触发 CPU 中断和 ADC 启动转换
 - 支持可编程的相位控制，包括延后或提前
 - 支持逐周期或单次的封锁设置
 - 比较器输出和封锁输入能够生成事件，过滤的事件或者封锁触发条件。
- 多达 22 个通用输入输出引脚
 - 上拉/下拉电阻可配置
 - 可编程输入数字滤波
- 增强型捕获模块 (ECAP)
 - 捕获输入引脚可选
 - 4 个 32 位捕获寄存器
 - 可选捕获或 APWM 模式
- 调试模式
 - SWD
- 5 个定时器
 - 2 个 32 位通用定时器
 - 2 个 32 位看门狗定时器
 - 1 个 24 位系统滴答定时器
- 通信接口
 - 1 路 UART、1 路 SPI、1 路 I²C
- 安全模块
 - 1 个 CRC、64 位唯一的设备识别号
- 工作温度



➤ 结温：-40°C~+125°C

➤ 环境温度：-40°C~+105°C

外设	SPC1125API32	SPC1125HAPI32
Flash	64KB	128KB
OTP Flash	512 字节	512 字节
SRAM	16KB	16KB
GPIO	22	22
13 位 ADC 通道数	1 8 通道	1 8 通道
DPGA	2	2
模拟比较器	3	3
DAC	3	3
PWM 通道数	4 8 路	4 8 路
ECAP	1	1
通用定时器	2	2
看门狗定时器	2	2
CRC	1	1
UART	1	1
SPI	1	1
I2C	1	1
CPU 最高频率	125MHz	125MHz

目录

修订历史.....	7
1 器件概述.....	9
2 功能描述.....	11
2.1 ARM® Cortex-M4 内核	11
2.2 嵌入式 SRAM.....	11
2.3 嵌入式 Flash 存储	11
2.4 嵌套矢量中断控制器（NVIC）	11
2.5 外部中断/事件控制器（EXTI）	12
2.6 欠压/过压检测（BOD）	12
2.7 时钟（Clock）	12
2.8 启动模式	12
2.9 通用输入/输出（GPIO）	13
2.10 定时器和看门狗（Timer/WDT）	13
2.11 通用异步收发器（UART）	14
2.12 内部集成电路总线（I ² C）	14
2.13 串行外设接口（SPI）	14
2.14 模数转换器（ADC）	15
2.15 温度传感器（Tsensor）	15
2.16 差分可编程增益放大器（DPGA）	15
2.17 模拟比较器（COMP）	16
2.18 脉宽调制模块（PWM）	16
2.19 增强型捕获模块（ECAP）	17
2.20 循环冗余校验（CRC）	17
2.21 调试端口（SWD）	17
3 引脚排列和引脚说明	18
3.1 QFN32	18
3.2 ADC 输入通道选择.....	22
3.3 比较器输入通道选择.....	23
3.4 GPIO 引脚复位后的功能和状态	24

4	存储器映射	25
4.1	引导 ROM	26
5	电气特性.....	28
5.1	绝对最大额定值.....	28
5.2	推荐工作条件	28
5.3	I/O 电气特性	29
5.4	电源功耗	30
5.5	内部 1.2V 稳压器特性	32
5.6	过压/欠压检测器（BOD）特性.....	32
5.7	振荡器时钟（RCO）特性.....	32
5.8	锁相环时钟（PLL）特性	33
5.9	13 位模数转换器特性.....	33
5.10	可编程增益放大器特性.....	35
5.11	D2S 缓冲器特性	38
5.12	温度传感器特性.....	39
5.13	模拟比较器特性.....	39
5.14	内部 10 位数模转换器特性.....	39
5.15	D2S 缓冲器特性	40
5.16	Flash 存储器特性	40
5.17	SPI 特性	41
5.18	电气敏感性特性.....	43
5.19	湿度敏感性特性.....	43
5.20	热阻特性	43
6	PCB 布局布线指导	44
7	封装信息.....	45
7.1	QFN32	45
8	订购信息.....	47
8.1	订购编码规则	47

图片列表

图 1-1: SPC1125 功能框图	9
图 1-2: 时钟树	10
图 3-1: SPC1125 QFN32 引脚排列	18
图 4-1: 存储器映射	25
图 4-2: ROM 存储空间划分	26
图 5-1: 建立时间随增益的变化关系 (DPGA)	36
图 5-2: $ENOB_{DC}$ 随增益的变化关系 (DPGA)	37
图 5-3: SNR 随增益的变化关系 (DPGA)	37
图 5-4: THD 随增益的变化关系 (DPGA)	37
图 5-5: $CMRR_{DC}$ 随增益的变化关系 (DPGA)	37
图 5-6: $PSRR_{DC}$ 随增益的变化关系 (DPGA)	38
图 5-7: SPI 主机模式接口时序图	41
图 5-8: SPI 从机模式接口时序图	42
图 7-1: QFN32 - 32 脚, 5 x 5 mm 方形扁平无引脚封装	45
图 7-2: QFN32 - 32 脚, 5 x 5 mm 方形扁平无引脚封装推荐尺寸	46
图 8-1: 订购编码规则	47

表格列表

表 2-1: 启动模式	13
表 2-2: 调试接口引脚功能	17
表 3-1: SPC1125 QFN32 引脚定义	18
表 3-2: ADC 输入通道选择	22
表 3-3: 比较器 COMP0L 输入通道选择	23
表 3-4: 比较器 COMP0H 输入通道选择	23
表 3-5: 比较器 COMP1H 输入通道选择	23
表 3-6: GPIO 引脚复位后的功能和状态	24
表 4-1: 固化的函数库入口地址向量表	26
表 5-1: 绝对最大额定值 ^{[1][2]}	28
表 5-2: 推荐工作条件	28
表 5-3: I/O 电气特性	29
表 5-4: SPC1125 典型电流消耗（在 FLASH 中运行）	30
表 5-5: 外设电流消耗	31
表 5-6: 内部 1.2V 稳压器特性	32
表 5-7: BOD 特性	32
表 5-8: RCO 特性	32
表 5-9: PLL 特性	33
表 5-10: 模数转换器特性	33
表 5-11: 可编程增益放大器特性	35
表 5-12: D2S 缓冲器特性	38
表 5-13: 温度传感器（Tsensor）特性	39
表 5-14: 比较器特性	39
表 5-15: 数模转换器特性	39
表 5-16: D2S 缓冲器特性	40
表 5-17: Flash 存储器特性	40
表 5-18: SPI 主机模式接口时序特性（V _{DVDD} =3.3V） ^[1]	41
表 5-19: SPI 从机模式接口时序特性（V _{DVDD} =3.3V） ^[1]	42
表 5-20: ESD 绝对最大值	错误!未定义书签。
表 5-21: 电气敏感性	错误!未定义书签。
表 5-22: 湿度敏感性特性	43
表 5-23: 热阻特性（QFN32 封装）	43
表 7-1: QFN32 - 32 脚, 5 x 5 mm 方形扁平无引脚封装机械数据	46
表 8-1: 订购信息	47

修订历史

版本	日期	作者	状态	变更
C/0	2024-07-16	J. Zhou	Outdated	1. 首次发布。
C/1	2024-08-23	J. Zhou	Outdated	1. 修改表 5-6，将 100mA 改为 70mA。 2. 修改表 3-2 的通道选择信号。 3. 修改表 3-1。 4. 修改章节 5。 5. 修改表 3-3、表 3-4 参考信号。 6. 补充电源功耗数据。 7. 更正表 3-6 错误信息。
C/2	2024-09-18	J. Zhou	Outdated	1. 修改图 3-1、表 3-1 的 GPIO33 引脚为 VCAP12。 2. 修改表 5-17，增加参数及符号。
C/3	2024-10-16	J. Zhou	Outdated	1. 删除 EPWR 相关信息。 2. 添加对 DAC 产生波形的性能说明。 3. 修改表 3-6。
C/4	2025-09-05	J. Zhou	Released	1. 修改表 5-18 和表 5-19，增加 SPI 特性注释。 2. 修改表 5-8 中 RCO 频率。 3. 修改表 5-6 中 $C_{load(ext)}$ 。 4. 修改表 5-10，增加不同频率以及时钟源下的 ADC 性能。 5. 修改表 5-3，增加 ΣI_{OH} 和 ΣI_{OL} 。 6. 增加章节 5.11。 7. 更新 I2C 速率。 8. 修改表 5-17。 9. 更新章节 7 封装信息。

术语或缩写

术语或缩写	描述
MCU	Microcontroller Unit, 微控制器单元
LDO	Low Dropout Regulator, 低压差稳压器
ECC	Error Correction Code, 纠错码

1 器件概述

SPC1125 是一颗高度集成的片上系统 (SoC) 微控制器, 内置 32 位高性能 ARM® Cortex-M4 内核, 提供最高 125MHz 的软件可编程时钟频率、高达 128KB 的嵌入式 FLASH、丰富的增强型 I/O 和外设资源, 支持 13 位 ADC、2 路差分可编程增益运放、4 个增强型 PWM 模块、2 个通用 32 位定时器以及 UART、I2C、SPI 等通信接口, 是电机控制应用的理想平台。

SPC1125 支持 3.3V 外部电源供电, 温度范围是 -40°C 到 +125°C, 封装类型是 32 脚 QFN。

图 1-1 为 SPC1125 的功能框图。图 1-2 为 SPC1125 的时钟树信息。

图 1-1: SPC1125 功能框图

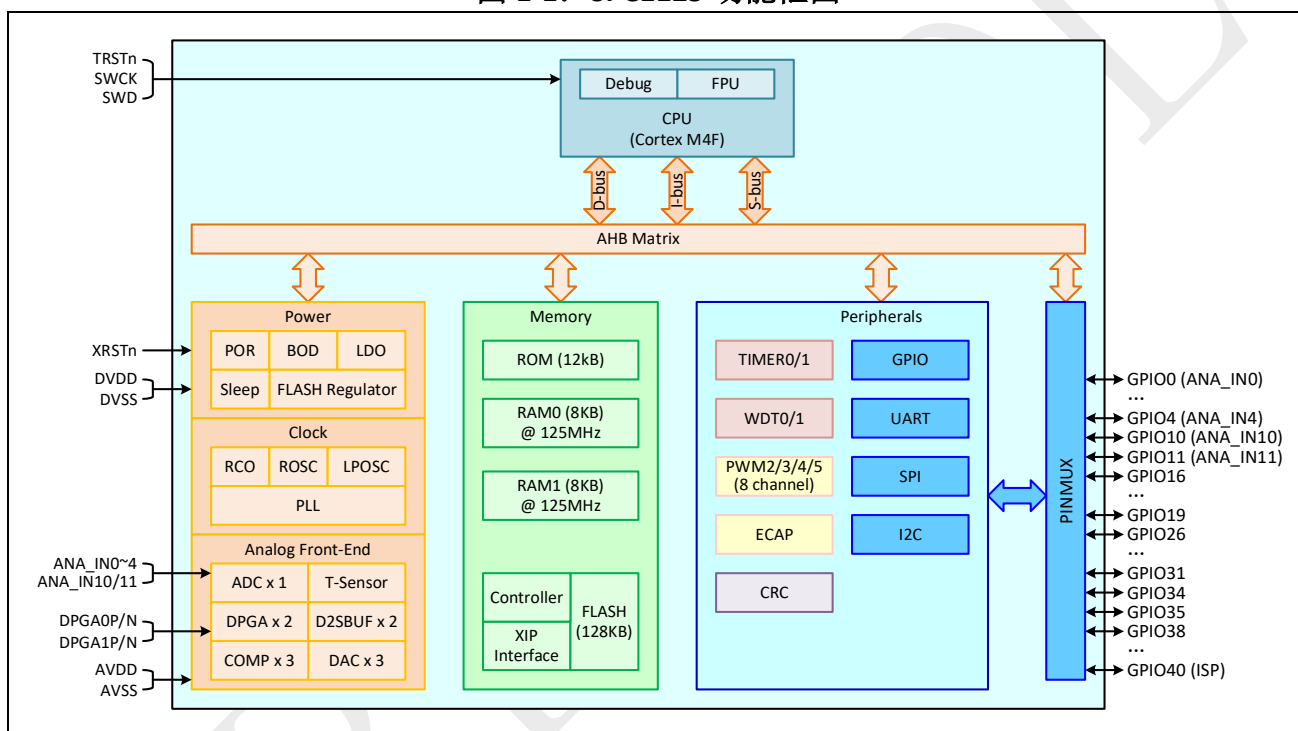
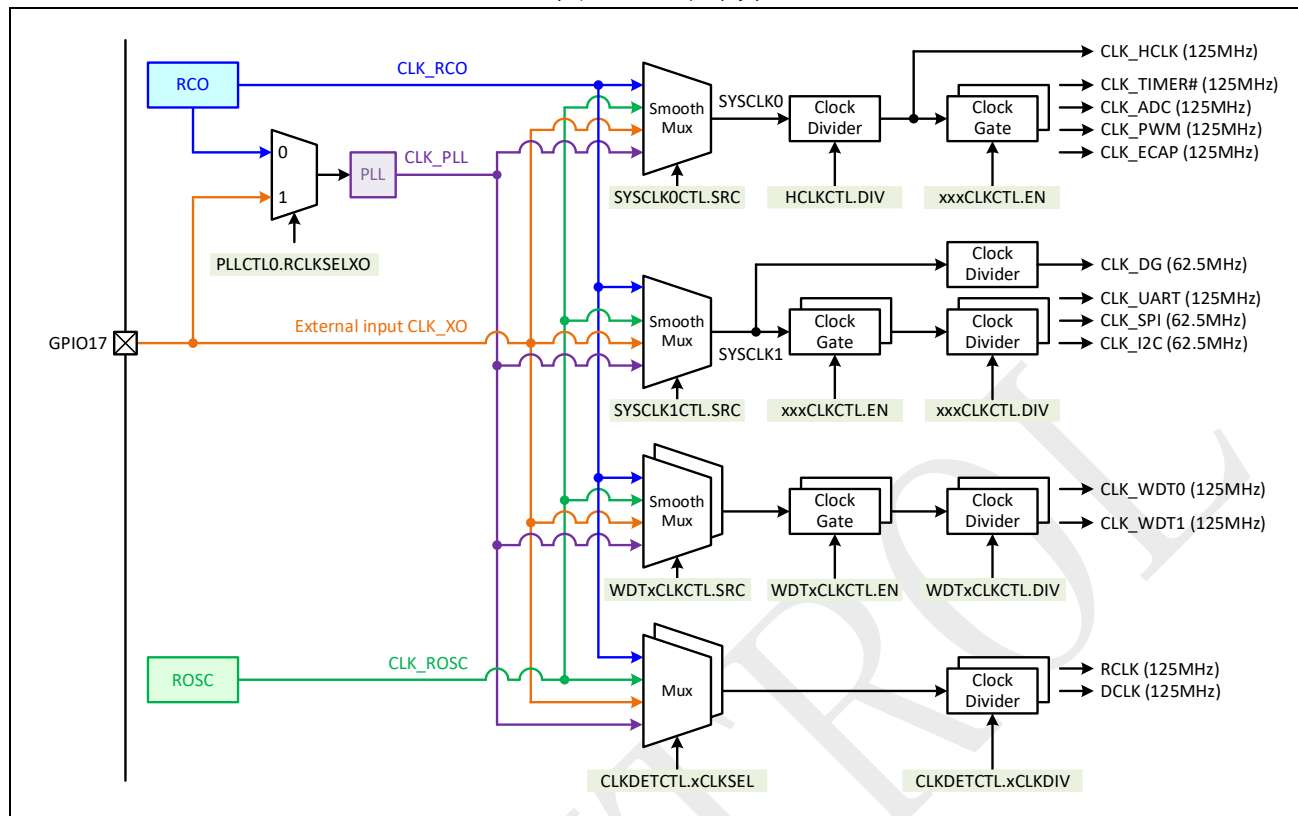


图 1-2: 时钟树



2 功能描述

2.1 ARM® Cortex-M4 内核

ARM® Cortex-M4 处理器是一个高性价比的平台，适用于具有高计算性能、快速中断响应、低功耗和管脚精简的微处理器设计。

SPC1125 集成了一颗全功能的 ARM® Cortex-M4 内核，带浮点处理单元（FPU），最高主频 125MHz，兼容所有的 ARM® 工具和软件。

2.2 嵌入式 SRAM

SPC1125 集成了两块 RAM，提供 16KB 存储空间用于存放代码和数据，具体如下：

- RAM0
 - 容量 8KB，通过地址 0x1FFF C000 到 0x1FFF DFFF 或 0x2000 0000 到 0x2000 1FFF 访问；
 - 支持最高 125MHz 速率零等待的读写操作；
- RAM1
 - 容量 8KB，通过地址 0x1FFF E000 到 0x1FFF FFFF 或 0x2000 2000 到 0x2000 3FFF 访问；
 - 支持最高 125MHz 速率零等待的读写操作；

所有 RAM 均支持校验保护，校验错误可配置为触发复位或者不可屏蔽的中断，发生错误的地址记录在 RAM0ERRADDR 和 RAM1ERRADDR 寄存器中用于诊断。

2.3 嵌入式 Flash 存储

SPC1125 内嵌 Flash 存储器，可提供最大 128KB 的空间用于存放代码和数据。如表 4-1 所示，Flash 存储器可以通过总线寄存器访问，由状态机发送命令来擦写 Flash 存储器，还支持通过特别设计的就地执行（XIP）接口读取 Flash 存储器的内容。因此，当 SPC1125 启动时，Flash 存储器中的代码可以就地执行，也可以被加载到 RAM 后再在 RAM 中执行。

出于数据安全性考虑，Flash 存储器提供了 ECC 功能，可以修正单比特错误和检测多比特错误。ECC 错误可以配置为触发复位或者不可屏蔽的中断，发生 ECC 错误的地址记录在 FLASHERRADDR 寄存器中用于诊断。

2.4 嵌套矢量中断控制器（NVIC）

SPC1125 内置有嵌套矢量中断控制器，可处理多达 29 个可屏蔽中断通道（不包含 16 个 Cortex-M4 的内部中断）和 16 个可编程的优先级。

- 紧耦合的 NVIC 使得中断响应更快。
- 直接向内核传递中断入口向量表地址。
- 处理后到但优先级较高的中断。

- 支持中断咬尾功能。
- 自动保存处理器状态。
- 退出中断时自动恢复现场，无需指令开销。

2.5 外部中断/事件控制器（EXTI）

SPC1125 提供了灵活的外部引脚中断或事件触发机制。任意 GPIO 引脚可以被编程作为外部中断或事件触发源。另外，任意 GPIO 中断可以被配置为边沿触发或电平触发。

2.6 欠压/过压检测（BOD）

SPC1125 内置欠压/过压检测（BOD），用于监视 3.3V/1.2V 的电源域，并与预先设定的值进行比较。当电压高于或者低于阈值时，产生中断或者复位。中断服务例程随后产生一个警告消息并将微控制器导入安全状态。欠压/过压检测可通过软件使能。

2.7 时钟（Clock）

在启动时执行系统时钟选择，但复位时会选择内部 32MHz 出厂已校准的振荡器作为默认时钟。用户也可选择外部时钟输入。

器件内置有锁相环（PLL）用于产生高频的时钟信号。锁相环可以把内置 RC 振荡器或者外部时钟作为输入参考时钟，产生 25~125MHz 的时钟信号。

可通过多个时钟分频器来配置 CPU（AHB 总线）和外设的频率，AHB 最大频率 125MHz。更多关于时钟树的细节可参考图 1-2。当现有时钟源丢失时，可选择备份时钟源，32MHz 的安全备份振荡器可规避时钟卡死的问题。

2.8 启动模式

SPC1125 复位后，执行位于 ROM 上的引导程序，并支持如表 2-1 所示的两种启动模式。

- 当上电复位或者 XRSTn 引脚复位后，启动时检测到 GPIO40 为低，则进入 ISP 启动模式，启动加载器通过 UART 对 Flash 或者 RAM 进行重新编程。在这个过程中，GPIO34 被配置为 UART_TXD 功能；GPIO35 被配置为 UART_RXD 功能。
- 其余情况均进入正常启动模式，启动加载器跳转至 Flash 起始地址开始执行。

表 2-1: 启动模式

GPIO40	复位原因	启动模式
0	上电复位	ISP 模式: 通过 UART 对 Flash 或者 RAM 进行重新编程
0	XRSTn 复位	
0	ARM® CPU 系统复位请求	正常启动模式: 从 Flash 存储器开始运行程序
0	电源过压/欠压	
0	锁相环失锁/时钟检测电路报错	
0	ROM/RAM/Flash 存储器错误	
0	看门狗定时器超时	
1	任何复位	

2.9 通用输入/输出 (GPIO)

SPC1125 提供 22 个多用途的通用输入输出引脚。每个引脚可以由软件配置为输入、输出或外设复用功能，其特性如下：

- 每个 IO 引脚含有可配置的内置上拉和下拉电阻；
- 每个 IO 引脚含有可使能的输入信号数字滤波器；
- 每个 IO 引脚可被配置为外部中断或事件触发源，触发方式可配置为有效电平或边沿；
- 纯 3.3V I/O 引脚。

2.10 定时器和看门狗 (Timer/WDT)

SPC1125 支持 2 个通用定时器，2 个看门狗定时器和 1 个系统滴答定时器。

通用定时器

- 时钟使能控制独立可配，最高时钟频率同 CPU；
- 32 位的自动重载递减计数器；
- 计数器减至零时，可以配置为产生中断、ADCREQ 事件或者 PWMSYNC 事件。

看门狗

- 时钟的来源、分频和使能控制均独立可配，最高频率同 CPU；
- 32 位的自动重载递减计数器；
- 计数器减至零时，可以产生中断；
- 计数器减至零并且中断标志已置位时，产生复位；
- 在调试模式下，看门狗计数器可以被冻结或者自由运行。

系统滴答定时器

- 可作为 24 位递减计数器使用；

- 自动重载功能；
- 计数归零时产生可屏蔽的系统中断。

2.11 通用异步收发器 (UART)

SPC1125 支持 1 个 UART 模块，其特性如下：

- 支持在串行数据中增加或删除标准异步通信位（开始，停止和奇偶）；
- 5 - 8 个数据位；
- 偶、奇或无奇偶检测；
- 支持 1 个、1.5 个以及 2 个停止位生成；
- 最高波特率为 CPU 时钟的 1/16；
- 64 字节发送先入先出缓存（FIFO）；
- 64 字节接收先入先出缓存（FIFO）；
- 自动波特率检测。

2.12 内部集成电路总线 (I²C)

SPC1125 支持 1 个 I2C 模块，兼容通用 I2C 协议，其特性如下：

- 3 种速率：标准模式（100kbps）、快速模式（400kbps/1Mbps）、高速模式（3.4Mbps）；
- 时钟同步；
- 主或从模式；
- 7 位或 10 位寻址模式；
- 7 位或 10 位组合格式传输；
- 发送和接收各有 16x32 位深度的 FIFO。

2.13 串行外设接口 (SPI)

SPC1125 支持一个 SPI 模块，其特性如下：

- 全双工同步传输；
- 主或从操作；
- 1 到 32 位传输帧格式选择；
- 最高 30 Mbps 通信速率；
- 数据流顺序为最高有效位优先；

- 可编程时钟极性和相位；
- 发送和接收先入先出队列。

2.14 模数转换器（ADC）

SPC1125 支持 1 个 13 位高速模数转换器，可用于电流采样等电机控制场景，其特性如下：

- 13 位分辨率；
- 最小 250 ns 转换时间；
- 2 个差分采样保持电路；
- 模拟信号输入范围：0 ~ 3.339V；
- 内置 1.2V 参考电压；
- 输入可来自于 7 个外部 IO 输入、温度传感器、内部电源、可编程增益放大器输出、D2SBUF 的输出；
- 支持外部输入开路和短路检测；
- 数字逻辑的时钟使能控制独立可配，最高频率同 CPU 频率；
- 8 个转换控制通道，触发源、输入信号、采样和转换时间、自动平均样本数均可独立配置，转换完成后产生独立的 EOC 事件；
- 支持转换优先级控制；
- 支持如下事件触发采样转换请求
 - 软件触发；
 - EOC 事件触发；
 - PWM REQ 信号；
 - TIMER REQ 信号；
 - 外部引脚请求。

关于 ADC 的更多特性，请参考[表 5-10](#)。

2.15 温度传感器（Tsensor）

SPC1125 支持一个内置温度传感器，可产生一个随温度线性变化的电压。内部连接到模数转换器的输入端，可直接将传感器的输出转换为数字值。

2.16 差分可编程增益放大器（DPGA）

SPC1125 支持 2 个差分可编程增益放大器，其特性如下：

- 专用的模拟输入引脚
 - DPGA0P、DPGA0N、DPGA1P、DPGA1N；

- 可编程增益
 - 2、4、8、16、24、32、48、64;
- 差分输入电压: $\pm 2.7V$ / DPGA_Gain;
- 共模输入电压 ($G_{DPGA}=2$): $-1.5V \sim 2V$;
- 建立时间: 250 ns 到 1.4 μs ;
- 输出可以直接连接到 13 位高速 ADC。

关于可编程增益放大器的更多特性, 请参考表 5-11。

2.17 模拟比较器 (COMP)

SPC1125 支持 3 个高速比较器, 配合内部数模转换器 (DAC) 作为参考可用来检测可编程增益放大器的输入或输出电压是否超出范围。内置的 3 个 10 位 DAC, 用来产生静态电压作为比较器的阈值, 但不保证动态改变码值产生波形的性能。

比较器具体的通道选择细节请参考章节 0。

- 轨到轨输入。
- 失调电压小于 10mV。
- 50 ns 典型相应时间。
- 可编程迟滞。
- 输出带数字滤波器。
- 可用于相位比较。
- 可用于上下边界 (阈值可配) 比较, 实现过流检测, 其结果可用于触发 PWM 封锁。
- 10 位 DAC 的输出电压为: $V_{DDDD} / 1024 \times \text{Code}$ 。

关于模拟比较器和数字模拟转换器特性的更多细节, 请参考表 5-14 和表 5-15。

2.18 脉宽调制模块 (PWM)

SPC1125 支持 4 个 PWM 模块 (8 通道输出), 可以独立生成复杂的波形而不需要 CPU 参与, 其特性如下:

- 专用的 16 位计时器, 支持周期和频率控制。
- 每个 PWM 模块产生两路输出, 支持单边沿操作、双边沿对称操作或双边沿非对称操作。
- 所有事件均可触发 CPU 中断和 ADC 启动转换。
- 相对其他 PWM 模块, 支持可编程的相位控制, 包括延后或提前。
- 支持独立的上升沿和下降沿延时控制的死区生成。

- 支持逐周期或单次的封锁设置。
- 封锁条件可以在 PWM 输出端强制保持高、低或高阻抗状态逻辑电平。
- 比较器输出和封锁输入能够生成事件或者封锁触发条件。

2.19 增强型捕获模块（ECAP）

SPC1125 支持 1 个 ECAP 模块，其特性如下：

- 灵活的输入捕获引脚：任意 GPIO 均可被配置为捕获引脚。
- 基于 32 位定时器的计数器。
- 4 个 32 位时间标签捕获寄存器。
- 与外部事件同步的 4 级序列器。
- 4 个事件均可独立选择边沿极性（上升/下降沿）。
- 4 个事件均可支持中断。

2.20 循环冗余校验（CRC）

SPC1125 支持 1 个硬件 CRC 计算单元，用于验证数据传输或存储的完整性，其特性如下：

- 支持 32 位并行数据流输入。
- 支持多达 2^{32} 个字节长度的 CRC 计算。
- 支持 5 个 CRC 标准多项式。

2.21 调试端口（SWD）

当 TRSTn 引脚为低时，GPIO38~GPIO40 用作由用户软件配置的功能。当 TRSTn 引脚为高时，可以按照表 2-2 用作调试接口。

调试接口访问任何地址都不会触发总线错误。访问受保护的 ROM 区域地址将读到 0。

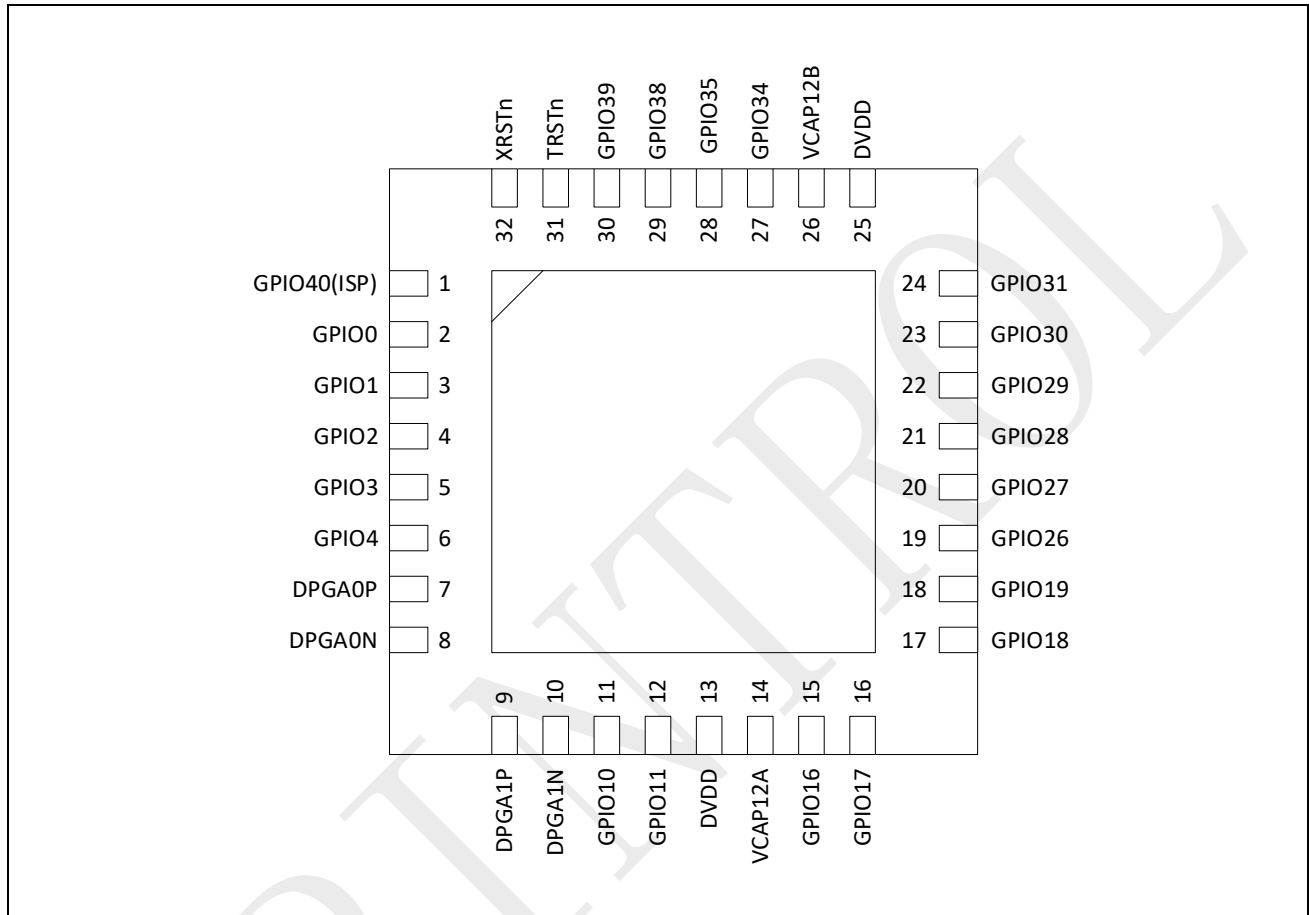
表 2-2：调试接口引脚功能

引脚	功能
GPIO38	SWD
GPIO39	SWCK

3 引脚排列和引脚说明

3.1 QFN32

图 3-1: SPC1125 QFN32 引脚排列



[1] 上图为封装俯视图。

[2] 注意：当 TRSTn 引脚为高电平时，GPIO38~GPIO39 引脚作为 Debug 接口使用，不可再配置为其他功能。

表 3-1: SPC1125 QFN32 引脚定义

引脚	信号	类型 ^[1]	描述
1	GPIO40 (ISP)	I/O	通用输入/输出 40 (启动模式选择引脚)
	SPI_SCLK	I/O	SPI 时钟输入输出
	UART_TXD	O	UART 发送数据
	DCLK	O	CLKDET 模块用于监视的时钟输出
2	GPIO0	I/O	通用输入/输出 0
	ANA_IN0	AI	ADC 通道 0 输入
	COMP0L	O	比较器 COMP0L 结果输出
3	GPIO1	I/O	通用输入/输出 1
	ANA_IN1	AI	ADC 通道 1 输入
	COMP0H	O	比较器 COMP0H 结果输出
4	GPIO2	I/O	通用输入/输出 2

引脚	信号	类型 ^[1]	描述
	ANA_IN2	AI	ADC 通道 2 输入
	COMP1H	O	比较器 COMP1H 结果输出
5	GPIO3	I/O	通用输入/输出 3
	ANA_IN3	AI	ADC 通道 3 输入
	COMP0L	O	比较器 COMP0L 结果输出
6	GPIO4	I/O	通用输入/输出 4
	ANA_IN4	AI	ADC 通道 4 输入
	COMP0H	O	比较器 COMP0H 结果输出
7	DPGA0P	AI	可编程增益放大器 0 正端输入
8	DPGA0N	AI	可编程增益放大器 0 负端输入
9	DPGA1P	AI	可编程增益放大器 1 正端输入
10	DPGA1N	AI	可编程增益放大器 1 负端输入
11	GPIO10	I/O	通用输入/输出 4
	ANA_IN10	AI	ADC 通道 4 输入
	SPI_MOSI	I/O	SPI 主输出, 从输入
	SPI_MISO	I/O	SPI 主输入, 从输出
	COMP1H	O	比较器 COMP1H 结果输出
12	GPIO11	I/O	通用输入/输出 11
	ANA_IN11	AI	ADC 通道 11 输入
	SPI_MISO	I/O	SPI 主输入, 从输出
	SPI_MOSI	I/O	SPI 主输出, 从输入
	DCLK	O	CLKDET 模块监视时钟输出
	COMP0L	O	比较器 COMP0L 结果输出
13	DVDD	S	数字电源, 增加 10uF 和 0.1uF 旁路陶瓷电容到 DVSS
14	VCAP12A	S	1.2V 电源, 增加 2.2uF 和 0.1uF 旁路陶瓷电容到 DVSS
15	GPIO16	I/O	通用输入/输出 16
	PWM_SYNCO	O	PWM 同步信号输出
	UART_TXD	O	UART 发送数据
	UART_RXD	I	UART 接收数据
	PWM2A	O	PWM2 输出 A
	PWM5A	O	PWM5 输出 A
	SPI_SFRM	I/O	SPI 帧信号
16	GPIO17	I/O	通用输入/输出 17
	XIN	AI/I	外部振荡器输入
	UART_RXD	I	UART 接收数据
	UART_TXD	O	UART 发送数据
	PWM2B	O	PWM2 输出 B
	PWM5B	O	PWM5 输出 B
	SPI_SCLK	I/O	SPI 时钟输入/输出
17	GPIO18	I/O	通用输入/输出 18
	PWM3A	O	PWM3 输出 A

引脚	信号	类型 ^[1]	描述
	PWM3A	O	PWM3 输出 A
	COMP0L	O	比较器 COMP0L 结果输出
18	GPIO19	I/O	通用输入/输出 19
	PWM4A	O	PWM4 输出 A
	PWM3B	O	PWM3 输出 B
	COMP0H	O	比较器 COMP0H 结果输出
19	GPIO26	I/O	通用输入/输出 26
	COMP1H	O	比较器 COMP1H 结果输出
	PWM5A	O	PWM5 输出 A
	PWM4A	O	PWM4 输出 A
20	GPIO27	I/O	通用输入/输出 27
	COMP0L	O	比较器 COMP0L 结果输出
	PWM3B	O	PWM3 输出 B
	PWM4B	O	PWM4 输出 B
21	GPIO28	I/O	通用输入/输出 28
	COMP0H	O	比较器 COMP0H 结果输出
	PWM4B	O	PWM4 输出 B
	PWM5A	O	PWM5 输出 A
22	GPIO29	I/O	通用输入/输出 29
	COMP1H	O	比较器 COMP1H 结果输出
	PWM5B	O	PWM5 输出 B
	PWM5B	O	PWM5 输出 B
23	GPIO30	I/O	通用输入/输出 30
	SPI_SCLK	I/O	SPI 时钟输入/输出
	I2C_SCL	I/O	I ² C 时钟
	COMP0L	O	比较器 COMP0L 结果输出
	PWM3A	O	PWM3 输出 A
	PWM5A	O	PWM5 输出 A
	I2C_SDA	I/O	I ² C 数据
24	GPIO31	I/O	通用输入/输出 30
	SPI_SFRM	I/O	SPI 帧信号
	I2C_SDA	I/O	I ² C 数据
	COMP0H	O	比较器 COMP0H 结果输出
	PWM3B	O	PWM3 输出 B
	PWM5B	O	PWM5 输出 B
	I2C_SCL	I/O	I ² C
25	DVDD	S	数字电源, 增加 10uF 和 0.1uF 旁路陶瓷电容到 DVSS
26	VCAP12B	S	1.2V 电源, 增加 0.1uF 旁路陶瓷电容到 DVSS
27	GPIO34	I/O	通用输入/输出 34
	UART_TXD	O	UART 发送数据
	UART_RXD	I	UART 接收数据

引脚	信号	类型 ^[1]	描述
	I2C_SDA	I/O	I ² C 数据
	SPI_MOSI	I/O	SPI 主输出，从输入
	SPI_MISO	I/O	SPI 主输入，从输出
	I2C_SCL	I/O	I ² C 时钟
28	GPIO35	I/O	通用输入/输出 35
	UART_RXD	I	UART 接收数据
	UART_TXD	O	UART 发送数据
	I2C_SCL	I/O	I ² C 时钟
	SPI_MISO	I/O	SPI 主输入，从输出
	SPI_MOSI	I/O	SPI 主输出，从输入
	I2C_SDA	I/O	I ² C 数据
29	GPIO38	I/O	通用输入/输出 38
	SWD	I/O	SWD 调试口数据信号
	I2C_SDA	I/O	I ² C 数据
	SPI_MOSI	I/O	SPI 主输出，从输入
	SPI_MISO	I/O	SPI 主输入，从输出
	PWM2A	O	PWM2 输出 A
	SPI_SCLK	I/O	SPI 时钟输入/输出
	注意：当 TRSTn 为高时，该引脚始终作为 SWD 使用，不能被配置为其他功能。		
30	GPIO39	I/O	通用输入/输出 39
	SWCK	I	SWD 调试口时钟信号
	I2C_SCL	I/O	I ² C 时钟
	SPI_MISO	I/O	SPI 主输入，从输出
	SPI_MOSI	I/O	SPI 主输出，从输入
	PWM2B	O	PWM2 输出 B
	SPI_SFRM	I/O	SPI 帧信号
	注意：当 TRSTn 为高时，该引脚始终作为 SWCK 使用，不能被配置为其他功能。		
31	TRSTn	I	SWD 复位引脚，低电平时复位 SWD
32	XRSTn	I	芯片复位引脚，低电平有效

[1] I = 数字输入，O = 数字输出，AI = 模拟输入，AO = 模拟输出，S = 电源。

[2] 可配置任意 GPIO 引脚作为 ECAP 输入和输出。

3.2 ADC 输入通道选择

表 3-2: ADC 输入通道选择

选项	SHINSELP		SHINSELN	
	SH0	SH1	SH0	SH1
0	GND		GND	
1	TSENSOR_P	ATEST	TSENSOR_N	DAC2
2	DPGA0_OUTP	DPGA1_OUTP	DPGA0_OUTN	DPGA1_OUTN
3	VDD33	VDD12	DAC0	DAC1
4	ANA_IN0	ANA_IN2	ANA_IN1	ANA_IN3
5	ANA_IN1	ANA_IN3	ANA_IN0	ANA_IN2
6	ANA_IN4	ANA_IN4	D2SBUF0	D2SBUF1
7	ANA_IN10		ANA_IN11	

3.3 比较器输入通道选择

表 3-3: 比较器 COMP0L 输入通道选择

INSEL	输入信号	参考信号
0	D2SBUF0	DAC1
1	D2SBUF1	DAC1
2	ANA_IN0	DAC1
3	ANA_IN1	DAC1
4	ANA_IN2	DAC1
5	ANA_IN3	DAC1
6	ANA_IN10	DAC1
7	ANA_IN11	DAC1

表 3-4: 比较器 COMP0H 输入通道选择

INSEL	输入信号	参考信号
0	D2SBUF0	DAC0
1	D2SBUF1	DAC0
2	ANA_IN0	DAC0
3	ANA_IN1	DAC0
4	ANA_IN2	DAC0
5	ANA_IN3	DAC0
6	ANA_IN10	DAC0
7	ANA_IN11	DAC0

表 3-5: 比较器 COMP1H 输入通道选择

INSEL	输入信号	参考信号
0	D2SBUF0	DAC2
1	D2SBUF1	DAC2
2	ANA_IN0	DAC2
3	ANA_IN1	DAC2
4	ANA_IN2	DAC2
5	ANA_IN3	DAC2
6	ANA_IN10	DAC2
7	ANA_IN11	DAC2

3.4 GPIO 引脚复位后的功能和状态

表 3-6: GPIO 引脚复位后的功能和状态

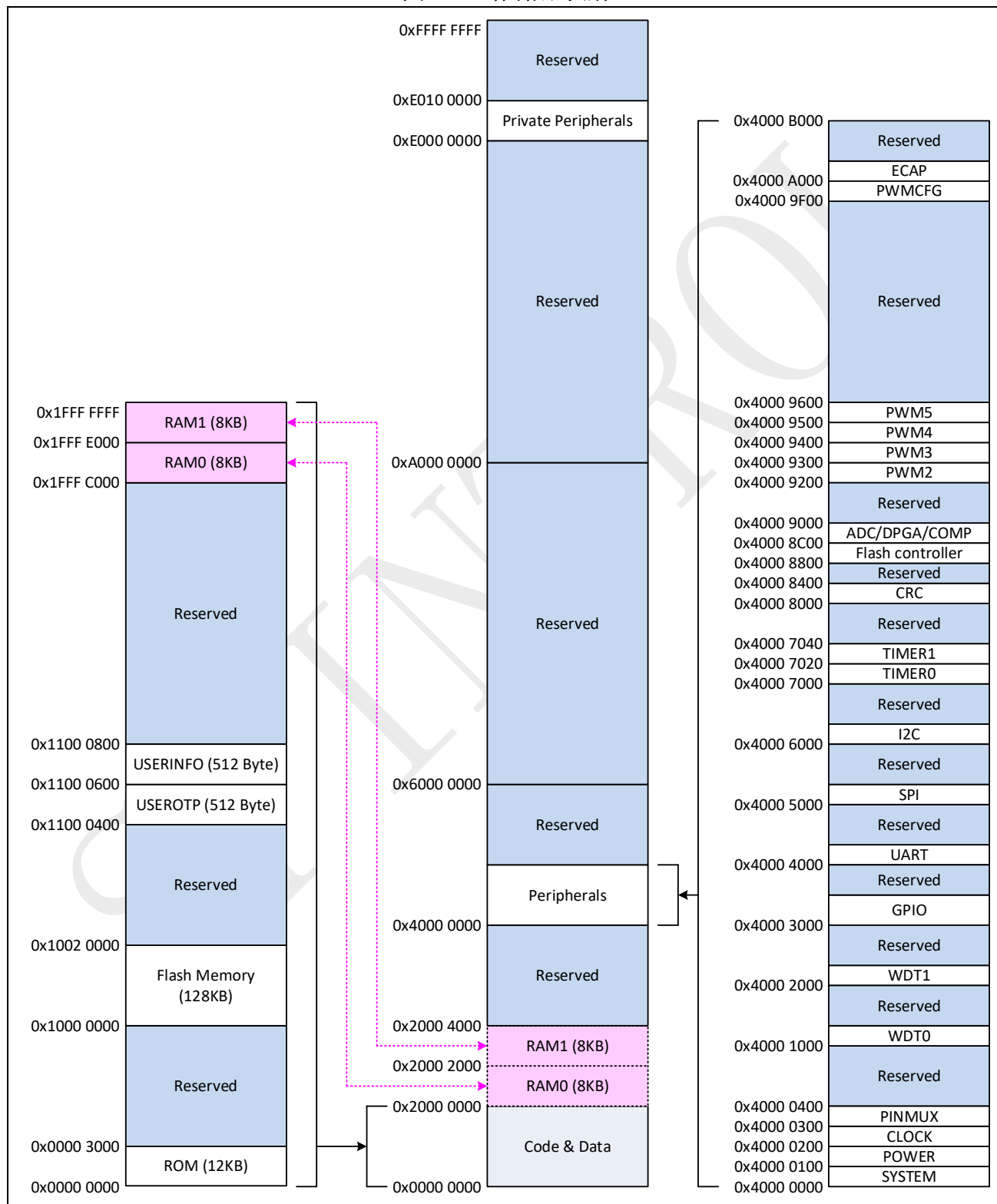
引脚名称	默认功能	默认状态
GPIO0	ANA_IN0	浮空
GPIO1	ANA_IN1	浮空
GPIO2	ANA_IN2	浮空
GPIO3	ANA_IN3	浮空
GPIO4	ANA_IN4	浮空
GPIO10	ANA_IN10	浮空
GPIO11	ANA_IN11	浮空
GPIO16	GPIO16	浮空
GPIO17	GPIO17	浮空
GPIO18	GPIO18	浮空
GPIO19	GPIO19	浮空
GPIO20	GPIO20	浮空
GPIO21	GPIO21	浮空
GPIO22	GPIO22	浮空
GPIO23	GPIO23	上拉
GPIO24	GPIO24	上拉
GPIO25	GPIO25	浮空
GPIO26	GPIO26	浮空
GPIO27	GPIO27	浮空
GPIO28	GPIO28	浮空
GPIO29	GPIO29	浮空
GPIO30	GPIO30	浮空
GPIO31	GPIO31	浮空
GPIO32	GPIO32	浮空
GPIO33	GPIO33	浮空
GPIO34	GPIO34	上拉
GPIO35	GPIO35	上拉
GPIO38	GPIO38	浮空
GPIO39	GPIO39	浮空
GPIO40	GPIO40/ISP	上拉

[1] 在 SPC1125 中，删除线标记的 GPIO 没有连接到芯片引脚。

4 存储器映射

SPC1125 的存储映射如图 4-1 所示。

图 4-1: 存储器映射



4.1 引导 ROM

SPC1125 集成 12KB 的片上 ROM 用于存放启动引导程序、与系统和 Flash 管理相关的函数库以及和用户代码中经常会用到的数学库，支持 ECC 保护，可以纠正单比特错误和检测多比特错误。ECC 错误可配置为触发复位或中断，发生 ECC 错误的地址记录在 ROMERRADDR 寄存器中用于诊断。

如图 4-2 所示，为了方便用户进行系统管理、Flash 操作和三角函数等运算，ROM 中固化了函数库，其入口地址向量表存放的起始地址为 0x0000 2F60。表 4-1 罗列了函数库的细节。

为了保护代码，用户只允许读取入口地址向量表的内容，以及执行函数库代码，而无法读取函数的具体内容。

图 4-2：ROM 存储空间划分

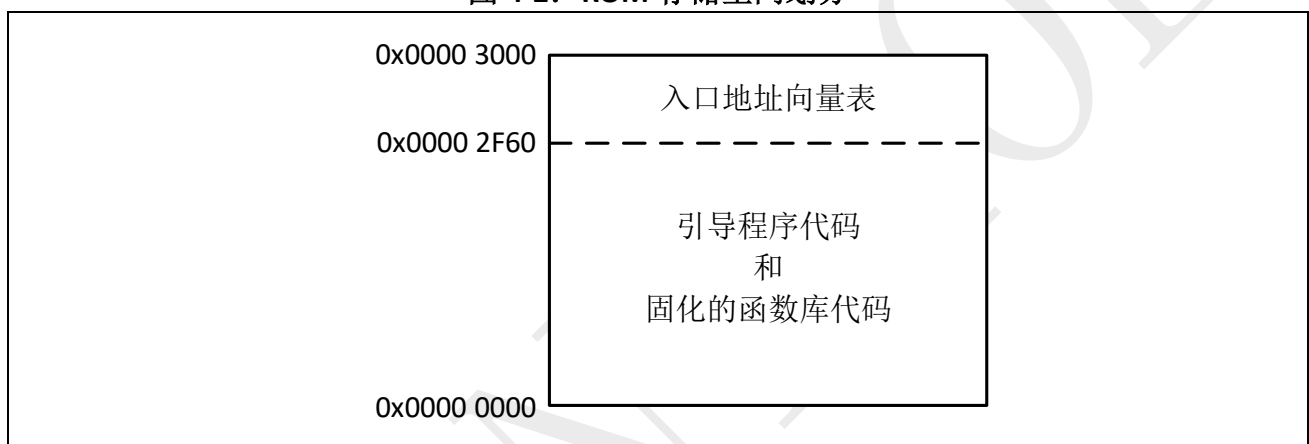


表 4-1：固化的函数库入口地址向量表

函数名	向量地址	说明
FLASH_SetTiming	0x0000 2F60	根据时钟频率配置 Flash 时序参数
FLASH_Init	0x0000 2F64	初始化 Flash 配置
FLASH_Read	0x0000 2F68	读取 Flash 内容（常规 0/1 判别阈值）
FLASH_VerifyProgramRead	0x0000 2F6C	读取 Flash 内容用于验证烧录是否正确（采用偏于更难读到 0 的阈值）
FLASH_VerifyEraseRead	0x0000 2F70	读取 Flash 内容用于验证擦除是否正确（采用偏于更难读到 1 的阈值）
FLASH_VerifyErase	0x0000 2F74	检查指定区域的 Flash 是否被成功擦除
FLASH_Erase	0x0000 2F78	按照指定方式擦除 Flash 指定的地址（本函数不对客户开放）
FLASH_EraseSector	0x0000 2F7C	擦除 Flash 指定的扇区
FLASH_EraseBlock	0x0000 2F80	擦除 Flash 指定的块
FLASH_EraseChip	0x0000 2F84	擦除 Flash 整个主分区
FLASH_ProgramWord	0x0000 2F88	烧录一个字（32 位）到 Flash 指定地址
FLASH_Program	0x0000 2F8C	烧录一组数据到 Flash 指定地址
FLASH_WriteProtect	0x0000 2F90	使能 Flash 主分区指定区域的写保护
FLASH_WriteUnProtect	0x0000 2F94	关闭 Flash 主分区指定区域的写保护
SYSTEM_Sleep	0x0000 2F98	配置唤醒条件并让系统进入睡眠模式

函数名	向量地址	说明
AtanF32	0x0000 2F9C	由应用团队提供的函数库
ThetaRadWrap	0x0000 2FA0	
SAT0	0x0000 2FA4	
SVPWM	0x0000 2FA8	
ClarkeF32	0x0000 2FAC	
InvParkF32	0x0000 2FB0	
ParkF32	0x0000 2FB4	
BubbleSortForCurrent	0x0000 2FB8	
Motor_1PhaseCurrentReconstruct	0x0000 2FBC	
Motor_1PhaseCurrentSamplingShift	0x0000 2FC0	
arm_sin_f32	0x0000 2FC4	
arm_cos_f32	0x0000 2FC8	

5 电气特性

5.1 绝对最大额定值

表 5-1: 绝对最大额定值^{[1][2]}

符号	参数	最小	最大	单位
V_{DVDD}	供电电压, 相对于 V_{DVSS}	-0.3	4.6	V
V_{IN}	输入电压 ($V_{DVDD} = 3.3\text{ V}$)	-0.3	4.6	V
V_O	输出电压	-0.3	4.6	V
I_{IC}	输入钳位电流	-20	+20	mA
I_{OC}	输出钳位电流	-20	+20	mA
T_J	结温 ⁽³⁾	-40	+125	°C
T_A	环境温度 ⁽³⁾	-40	+105	°C
T_{stg}	存储温度 ⁽³⁾	-65	+150	°C

[1] 超出绝对最大额定值范围的应力可能对器件造成永久性损坏。这些数值只是额定应力, 并不意味着器件在这些条件下功能正常。

[2] 若无另行说明, 所有电压都是 V_{DVSS} 为基准。

[3] 长期的高温存储或在最大温度条件下的使用可能会减小器件的寿命。

5.2 推荐工作条件

表 5-2: 推荐工作条件

符号	参数	条件	最小	正常	最大	单位
V_{DVDD}	模拟供电电压	—	2.97	3.3	3.63	V
V_{DVSS}	模拟地	—	—	0	—	V
V_{IH}	高电平输入电压	$V_{DVDD} = 3.3\text{ V}$	2.0	—	$V_{DVDD}+0.3$	V
I_{OH}	当 $V_{OH}=V_{OH(MIN)}$, 高电平输出, 源电流	STRENGTH=0 STRENGTH=1 STRENGTH=2 STRENGTH=3	—	—	4.5 9 13.5 18	mA
I_{OL}	当 $V_{OL}=V_{OL(MAX)}$, 低电平输出, 灌电流	STRENGTH=0 STRENGTH=1 STRENGTH=2 STRENGTH=3	—	—	4.5 9 13.5 18	mA
$T_J^{[1]}$	结温	—	-40	—	+125	°C
T_A	环境温度	—	-40	—	+105	°C

[1] 后续章节除非特别说明, 否则所有特性均在 $T_J = -40 \sim +125\text{ °C}$ 条件下测得。

5.3 I/O 电气特性

表 5-3: I/O 电气特性

符号	参数	条件	最小	典型	最大	单位
V_{OH}	高电平输出电压	$I_{OH}=I_{OH(MAX)}$	$V_{DVDD}-0.5$	—	—	V
V_{OL}	低电平输出电压	$I_{OL}=I_{OL(MAX)}$	—	—	0.4	V
V_{IH}	高电平输入电压	$V_{DVDD} = 3.3\text{ V}$	2.0	—	$V_{DVDD}+0.3$	V
V_{IL}	低电平输入电压	$V_{DVDD} = 3.3\text{ V}$	$V_{DVSS}-0.3$	—	0.8	V
I_{OH}	当 $V_{OH} = V_{OH(MIN)}$, 高电平输出, 源电流	STRENGTH=0 STRENGTH=1 STRENGTH=2 STRENGTH=3	—	—	4.5 9 13.5 18	mA
I_{OL}	当 $V_{OL} = V_{OL(MAX)}$, 低电平输出, 灌电流	STRENGTH=0 STRENGTH=1 STRENGTH=2 STRENGTH=3	—	—	4.5 9 13.5 18	mA
I_{IL}	低电平输入电流 (引脚上拉和下拉禁用)	$V_{DVDD} = 3.3\text{ V}$ $V_{IH} = 0\text{ V}$	—	—	2	uA
I_{IH}	高电平输入电流 (引脚上拉和下拉禁用)	$V_{DVDD} = 3.3\text{ V}$ $V_{IH} = V_{DD}$	—	—	2	uA
$\sum I_{OH}$	每组 I/O 输出源电流总和 ^[1]	—	—	—	80	mA
$\sum I_{OL}$	每组 I/O 输入灌电流总和 ^[1]	—	—	—	80	mA
R_{PU}	输入上拉电阻	—	—	41	—	k Ω
R_{PD}	输入下拉电阻	—	—	42	—	k Ω

[1] 相邻两个 3.3V 电源引脚间的 I/O 为一组。

5.4 电源功耗

典型电流消耗

在工作模式下，SPC1125 处于以下状态：

- 所有的输入/输出引脚处于输入模式并保持断开；
- 所有外设（包括模拟模块）处于使能状态；
- 所有外设时钟均和 HCLK（分频为 1）一样快，除了 SPI（最大 62.5MHz），I2C（最大 62.5MHz）和 DGCLK（最大 62.5MHz）；
- 所有时钟模块处于使能状态；
- 系统时钟源为 PLL 时钟。

在空闲模式下，SPC1125 处于以下状态：

- 所有的输入/输出引脚处于输入模式并保持断开；
- 所有的外设（包括模拟模块）没有时钟输入或被禁用；
- 时钟模块（PLL 和 XO）被禁用；
- 系统时钟源为 RCO。

在深度睡眠模式下，SPC1125 处于以下状态：

- 所有的输入/输出引脚处于输入模式并保持断开；
- 所有外设（包括模拟模块）没有时钟输入或被禁用；
- 时钟模块（PLL，RCO 和 XO）被禁用；
- 1.2V LDO 被关断到 0V。

SPC1125 从 3.3V 的 DVDD 测量到的典型的电流消耗如表 5-4 所示。

表 5-4: SPC1125 典型电流消耗（在 FLASH 中运行）

模式	条件		典型值		单位
	f_{CPU}	f_{pll}	RCO 为时钟源	XO 为时钟源	
工作	125MHz	125MHz	30.314	32.545	mA
	100MHz	100MHz	28.617	30.878	mA
	75MHz	75MHz	27.527	29.769	mA
	50MHz	50MHz	25.864	28.097	mA
	32MHz	32MHz	21.377	23.632	mA
空闲	32MHz	32MHz	6.93		mA
睡眠	—	—	0.04		mA

[1] 典型值的测量条件是 $T_A = 25\text{ }^{\circ}\text{C}$ ，DVDD = 3.3 V。

片上外设电流消耗

片上外设的电流消耗如表 5-5 所示。该 MCU 处于以下的状态：

- 所有输入/输出引脚处于输入模式并保持断开。
- 所有外设（包括模拟外设，RCO 和 XO）无另行说明，均被禁用。
- 给定值是由测量的电流消耗计算得出。
- 所有外设时钟被禁用。
- 只有一个外设被使能。

表 5-5：外设电流消耗

外设 ^[1]	条件	典型值 ^[2]	单位
BOD	RCO 为系统时钟源 所有其他外设处于默认状态	96	uA
ADC	锁相环时钟为系统时钟源 所有外设时钟与 HCLK 一样快 $f_{HCLK} = 125\text{ MHz}$, $f_{PLL} = 125\text{ MHz}$	9.71	mA
T-sensor		382	uA
DPGA ^[3]		4.931	mA
DAC		606	uA
COMP		576	uA
UART	UART 时钟 125MHz, 38400 bps	335	uA
I2C	I2C 时钟 62.5MHz, 2M bps	325	uA
SPI	SPI 时钟 62.5MHz, 30Mbps	88	uA
PWM	PWM 时钟 125MHz	1.071	mA
ECAP	ECAP 时钟 125MHz	26	uA
WDT	看门狗 WDT 时钟 125MHz	91	uA
定时器	定时器时钟 125MHz	171	uA
CRC	CRC 时钟 125MHz	28	uA
FLASH	HCLK 时钟 125MHz	3.734	mA
XO	以 RCO 为 PLL 时钟源, PLL 作为 CPU 的时钟源, $f_{pll}=125\text{ MHz}$	2.139	mA
RCO	以 XO 为 PLL 时钟源, PLL 作为 CPU 的时钟源, $f_{pll}=125\text{ MHz}$	154	uA
PLL	RCO 作为 CPU 的时钟源, $f_{pll}=125\text{ MHz}$	621	uA

[1] 当外设不止一个模块时，上述的电流值为所有模块的消耗。例如，可编程增益放大器的电流值 4.931 mA 是所有 DPGA 模块的消耗。

[2] 典型值的测量条件是 $T_A = 25\text{ }^{\circ}\text{C}$, $DVDD = 3.3\text{ V}$ 。

[3] DPGA 模块测试时包括 D2S 缓冲器的消耗。

5.5 内部 1.2V 稳压器特性

表 5-6: 内部 1.2V 稳压器特性

符号	参数	条件	最小	典型	最大	单位
V_{DVDD}	供电电压	—	2.97	3.3	3.63	V
V_{VCAP12}	输出电压	空载	—	1.22	—	V
$I_{load(max)}$	最大负载	—	—	—	70	mA
ΔV_{VCAP12}	负载调整率	负载电流 70mA	—	15	30	mV
$C_{load(ext)}$	负载电容	—	—	2.2+0.1+0.1	—	uF
I_{clamp}	钳位电流	正常工作	130	170	—	mA
		启动	—	30	—	mA
I_{on}	工作电流	—	—	50	—	uA

5.6 过压/欠压检测器 (BOD) 特性

表 5-7: BOD 特性

符号	参数	条件	最小	典型	最大	单位
V_{DVDD}	供电电压	—	2.97	3.3	3.63	V
$V_{th1(VDD33OV)}$	DVDD 过压触发阈值	—	—	3.42	—	V
$V_{th0(VDD33OV)}$	DVDD 过压撤销阈值	—	—	3.31	—	V
$V_{th1(VDD33UV)}$	DVDD 欠压触发阈值	—	—	2.58	—	V
$V_{th0(VDD33UV)}$	DVDD 欠压撤销阈值	—	—	2.65	—	V
$V_{th1(VDD12OV)}$	VCAP12 过压触发阈值	—	—	1.33	—	V
$V_{th0(VDD12OV)}$	VCAP12 过压撤销阈值	—	—	1.31	—	V
$V_{th1(VDD12UV)}$	VCAP12 欠压触发阈值	—	—	0.94	—	V
$V_{th0(VDD12UV)}$	VCAP12 欠压撤销阈值	—	—	0.97	—	V
I_{on}	工作电流	—	—	91.2	—	uA

5.7 振荡器时钟 (RCO) 特性

表 5-8: RCO 特性

符号	参数	条件	设计规格			单位
			最小	典型	最大	
V_{DVDD}	供电电压	—	2.97	3.3	3.63	V
f_{RCO}	RCO 频率	$T_J = 25^{\circ}\text{C}$	—	32	—	MHz
ACC_{RCO}	f_{RCO} 精度 (f_{RCO} 随温度的变化)	$T_J = -40\sim 125^{\circ}\text{C}$	-1.5	—	1.5	%
I_{on}	工作电流	—	—	149.8	—	uA

5.8 锁相环时钟（PLL）特性

表 5-9: PLL 特性

符号	参数	条件	最小	典型	最大	单位
V_{DVDD}	供电电压	—	2.97	3.3	3.63	V
f_{VCO}	VCO 频率	—	400	—	600	MHz
f_{PFD}	鉴频鉴相器输入频率	—	4	—	8	MHz
t_{settle}	建立时间	—	—	—	15	us
I_{on}	工作电流	—	—	440	—	uA

5.9 13 位模数转换器特性

表 5-10: 模数转换器特性

符号	参数	条件	最小	典型	最大	单位
V_{DVDD}	模拟供电电压	—	2.97	3.3	3.63	V
N_R	分辨率	单调且无失码	—	13	—	bit
t_{sample}	采样时间	—	200	—	—	ns
$t_{convert}$	转换时间	—	250	—	—	ns
V_{in}	输入电压范围	—	0	—	V_{DVDD}	V
V_{FS}	满量程电压	—	—	3.339	—	V
V_{ref}	参考电压	—	1.194	1.2	1.206	V
I_{on}	工作电流	$V_{DVDD} = 3.3\text{ V}$	—	8	12	mA
INL	积分线性误差	—	-3.0	—	3.0	LSB
DNL	微分线性误差	—	-1.0	—	1.0	LSB
$E_{offset}^{[1]}$	偏移误差 ^[1]	$T_J = 25^\circ\text{C}$ 下校准和测量	-2	—	2	LSB
$E_{gain}^{[1]}$	增益误差 ^[1]		-4	—	4	LSB
T_{coef}	基于内部参考的 ADC 温度系数	—	—	35	—	ppm/ $^\circ\text{C}$
ENOB _{DC}	有效位数（直流输入）	—	—	11.8	—	bit
SNR	信噪比	$f_{in} = 10\text{ kHz}$	—	72.5	—	dBFS
THD	总谐波失真	$V_{in} = 0.94\text{ FS}$	—	-86.9	—	dBFS
ENOB	有效位数	$N = 8192$	—	11.7	—	bit
SFDR	无杂散动态范围	时钟源选择 XO	—	90.4	—	dBFS
SNR	信噪比	$f_{in} = 100\text{ kHz}$	—	72.3	—	dBFS
THD	总谐波失真	$V_{in} = 0.94\text{ FS}$	—	-88.5	—	dBFS
ENOB	有效位数	$N = 8192$	—	11.8	—	bit
SFDR	无杂散动态范围	时钟源选择 XO	—	89.2	—	dBFS
SNR	信噪比	$f_{in} = 10\text{ kHz}$	—	65.7	—	dBFS
THD	总谐波失真	$V_{in} = 0.94\text{ FS}$	—	-90.6	—	dBFS
ENOB	有效位数	$N = 8192$	—	10.6	—	bit
SFDR	无杂散动态范围	时钟源选择 RCO	—	69.5	—	dBFS

符号	参数	条件	最小	典型	最大	单位
SNR	信噪比	$f_{in} = 100\text{ kHz}$ $V_{in} = 0.94\text{ FS}$ $N = 8192$ 时钟源选择 RCO	—	66.2	—	dBFS
THD	总谐波失真		—	-88.2	—	dBFS
ENOB	有效位数		—	10.65	—	bit
SFDR	无杂散动态范围		—	70.97	—	dBFS

[1] 偏移和增益可通过硬件自动校准。

5.10 可编程增益放大器特性

表 5-11: 可编程增益放大器特性

符号	参数	条件	最小	典型	最大	单位
V_{in}	差分输入电压范围	—	-2.7/G	—	+2.7/G	V
V_{out}	输出电压范围	—	0.3	—	$V_{DDVD33}-0.3$	V
R_{in}	输入阻抗	—	—	4	—	k Ω
G	增益	差分模式	2/4/8/16/24/32/48/64			—
E_{gain}	增益误差	差分增益= 2	-1.5	—	1.5	%
		差分增益= 16	-1	—	1	%
		差分增益= 64	-1	—	1	%
V_{offset}	偏移	差分增益= 2	-3	—	9	mV
		差分增益= 16	-2	—	4	mV
		差分增益= 64	-2	—	4	mV
V_{CM}	共模输入电压范围	差分增益= 2	-1.5	—	2	V
		差分增益= 4	-0.9	—	2	V
		差分增益= 8	-0.75	—	2	V
		差分增益= 16	-0.6	—	2	V
		差分增益= 24	-0.57	—	2	V
		差分增益= 32	-0.55	—	2	V
		差分增益= 48	-0.52	—	2	V
		差分增益= 64	-0.5	—	2	V
t_{settle}	建立时间 ^[1]	差分增益= 2	—	313.7	441.6	ns
		差分增益= 4	—	303.1	425.5	ns
		差分增益= 8	—	268.4	423.8	ns
		差分增益= 16	—	376.7	604.7	ns
		差分增益= 24	—	355.8	598.9	ns
		差分增益= 32	—	442.9	742.3	ns
		差分增益= 48	—	628.0	1061.0	ns
		差分增益= 64	—	813.3	1378.0	ns
GBW	单位增益带宽 ^[2]	差分增益= 2	6	9.68	—	MHz
		差分增益= 4	3.8	6.07	—	MHz
		差分增益= 8	2.56	3.45	—	MHz
		差分增益= 16	1.37	1.85	—	MHz
		差分增益= 24	1.23	1.63	—	MHz
		差分增益= 32	0.93	1.23	—	MHz
		差分增益= 48	0.63	0.83	—	MHz
		差分增益= 64	0.4	0.63	—	MHz
SR	压摆率 ^[3]	差分增益= 2	15	21	30	V/ μ s
		差分增益= 4	15	21	30	V/ μ s
		差分增益= 8	14.5	21	30	V/ μ s

符号	参数	条件	最小	典型	最大	单位
		差分增益= 16	11.2	18.9	29.7	V/us
		差分增益= 24	12.57	21	33.4	V/us
		差分增益= 32	9.25	18.4	31.8	V/us
		差分增益= 48	6.1	11.5	25	V/us
		差分增益= 64	4.6	8.6	17.6	V/us
ENOB _{DC}	有效位数 (直流输入)	差分增益= 2	—	11.93	—	bits
		差分增益= 16	—	11.57	—	bits
		差分增益= 64	—	10.94	—	bits
SNR	信噪比 $f_{in} = 10\text{kHz}$	差分增益= 2	—	72.2	—	dBFS
		差分增益= 16	—	71.1	—	dBFS
		差分增益= 64	—	64.8	—	dBFS
THD	总谐波失真 $f_{in} = 10\text{kHz}$	差分增益= 2	—	79.59	—	dBFS
		差分增益= 16	—	81.29	—	dBFS
		差分增益= 64	—	78.47	—	dBFS
CMRR _{DC}	共模抑制比 (直流输入)	差分增益= 2	—	-59.7	—	dBFS
		差分增益= 16	—	-52.6	—	dBFS
		差分增益= 64	—	-61	—	dBFS
PSRR _{DC}	电源抑制比 (直流输入)	差分增益= 2	—	-72.8	—	dBFS
		差分增益= 16	—	-84.9	—	dBFS
		差分增益= 64	—	-93.4	—	dBFS
I _{on}	电流消耗	差分增益= 2	—	1.215	—	mA
		差分增益= 16	—	1.096	—	mA
		差分增益= 64	—	1.152	—	mA

- [1] 建立时间指阶跃输入到输出建立至 98%的时间。此时对应的差分输出从-2.7V 到 2.7V ($V_{DD} = 3.3V$)。该指标由设计保证。
- [2] GBW 数据由设计保证。
- [3] SR 数据是指输出信号从 10%建立至 90%的压摆率，由设计保证。

图 5-1: 建立时间随增益的变化关系 (DPGA)

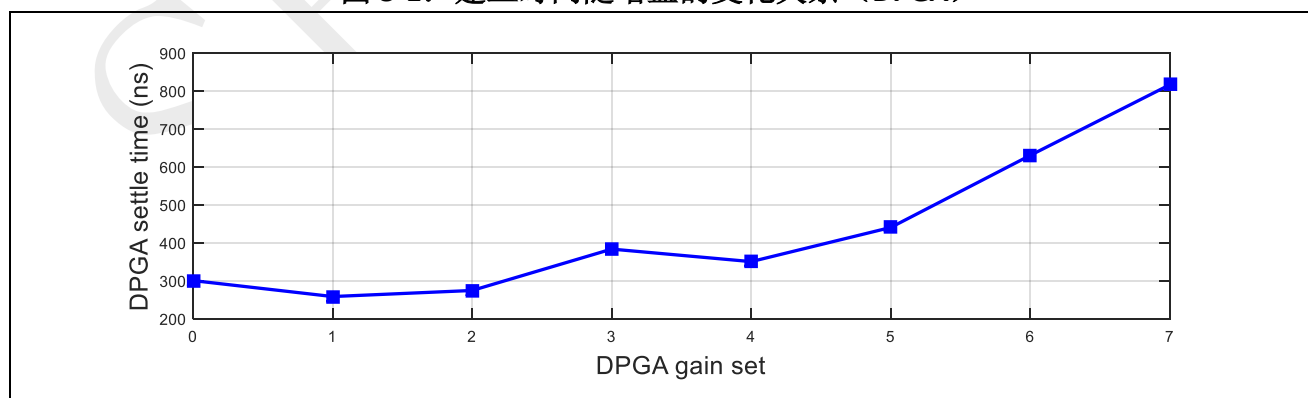


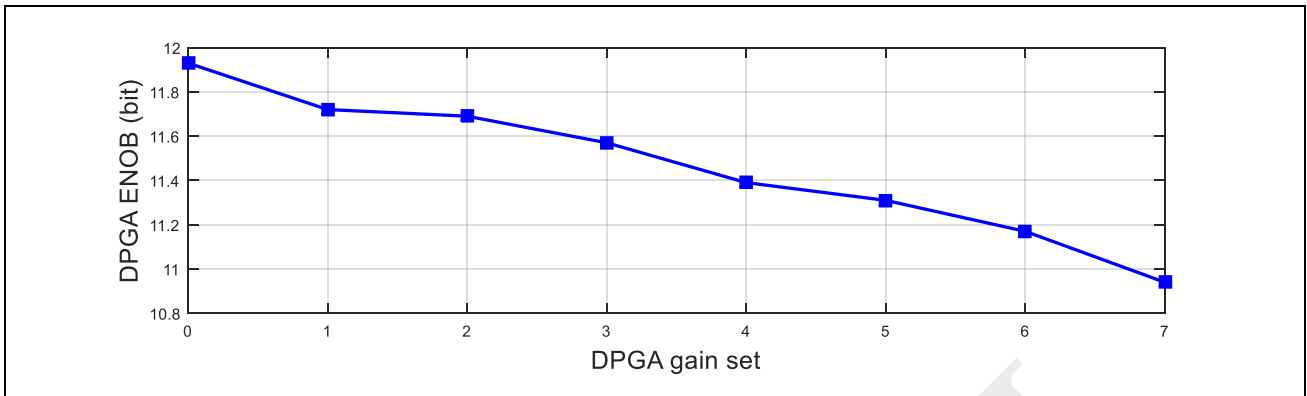
图 5-2: $ENOB_{DC}$ 随增益的变化关系 (DPGA)

图 5-3: SNR 随增益的变化关系 (DPGA)

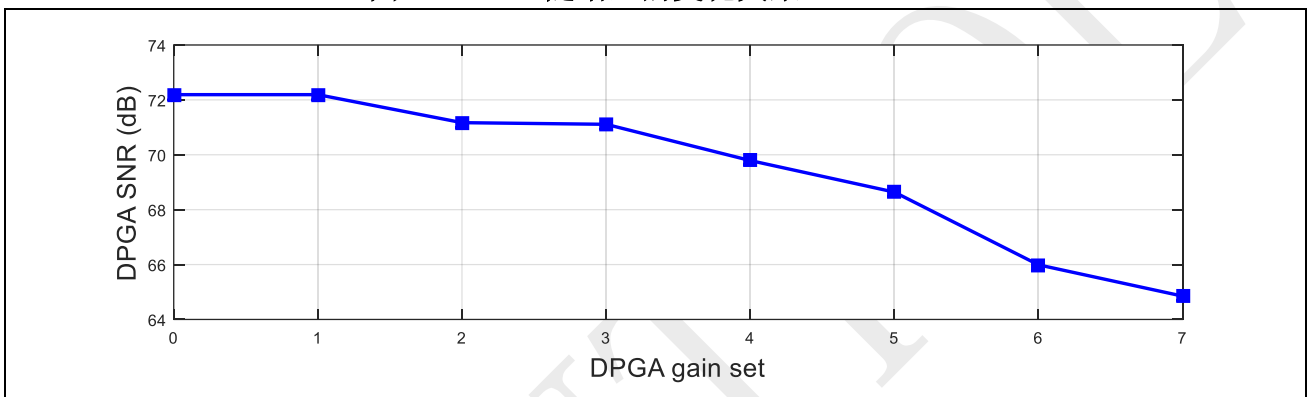


图 5-4: THD 随增益的变化关系 (DPGA)

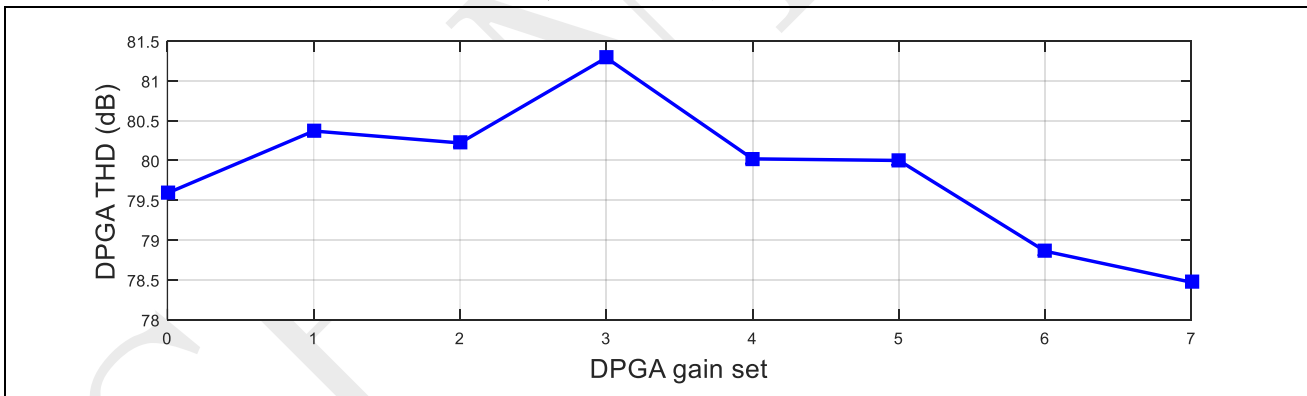
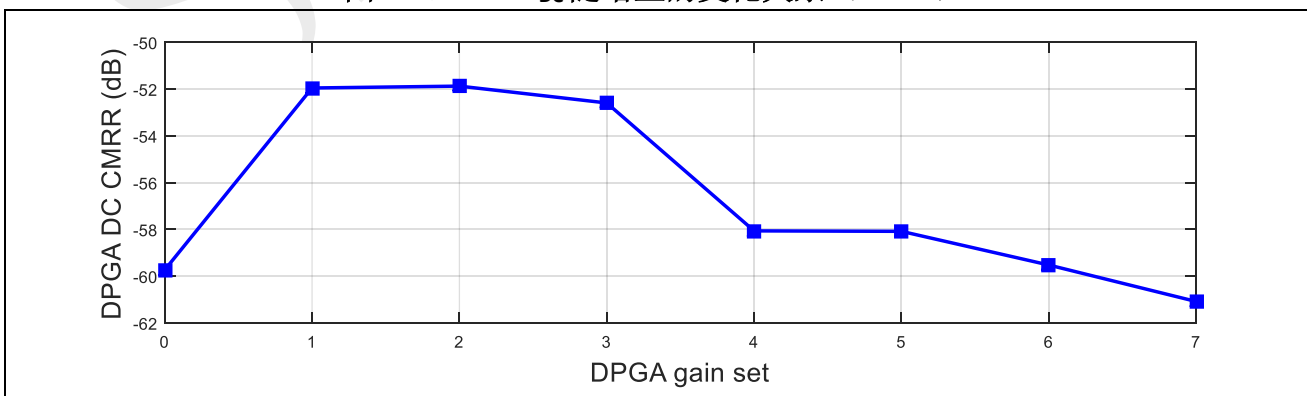
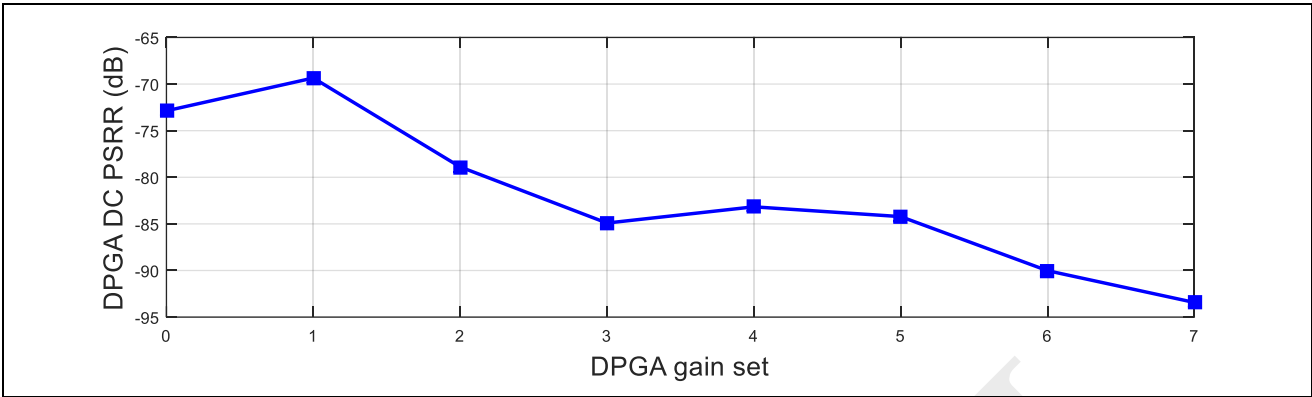
图 5-5: $CMRR_{DC}$ 随增益的变化关系 (DPGA)

图 5-6: PSRR_{DC} 随增益的变化关系 (DPGA)



5.11 D2S 缓冲器特性

表 5-12: D2S 缓冲器特性

符号	参数	条件	最小	典型	最大	单位
V _{DVDD}	供电电压	—	2.97	3.3	3.63	V
V _{OUT}	输出电压范围	—	0.3	—	V _{DVDD} - 0.3	V
t _{settle}	建立时间 ^[1]	—	—	10	—	ms
E _{offset}	偏移误差	—	—	10	—	mV
E _{gain}	增益误差	—	—	1	—	%
C _L	容性负载	—	—	1	—	uF
I _{on}	电流消耗	—	—	1.14	—	mA

[1] 建立时间通过增加外部 RC 滤波电路来测量，典型值为：R = 1kΩ，C = 1uF。

5.12 温度传感器特性

表 5-13: 温度传感器 (Tsensor) 特性

符号	参数	条件	设计规格			单位
			最小	典型	最大	
V _{DVDD}	3.3V 电源电压	—	2.97	3.3	3.63	V
T _{slope}	分辨率	折合到满幅 3.339V 的 13 位 ADC	—	—	1.74	°C/LSB
E _T	温度误差	-4°C~+125°C	-12	—	12	°C
T _{setup}	启动时间	—	—	4.00	—	us
T _{acq}	捕获时间	—	—	0.62	—	us
I _{on}	工作电流	—	—	97.67	—	uA

5.13 模拟比较器特性

表 5-14: 比较器特性

符号	参数	条件	最小	典型	最大	单位
V _{DVDD}	供电电压	—	2.97	3.3	3.63	V
V _{in}	输入电压范围	—	0	—	V _{DVDD}	V
V _{offset}	失调电压 (迟滞电压档位 0)	V _{DVDD} = 3.3V T _J = 25°C 1.65V 共模输入	-10	—	10	mV
V _{hyst}	迟滞电压档位 0		—	0	—	mV
	迟滞电压档位 1		—	13	—	mV
	迟滞电压档位 2		—	25	—	mV
	迟滞电压档位 3		—	37	—	mV
t _d	延迟时间 从比较器反应到 PWM 异步关断 (迟滞电压档位 0)		—	50	—	ns
I _{on}	工作电流	—	—	59.4	—	uA

5.14 内部 10 位数模转换器特性

表 5-15: 数模转换器特性

符号	参数	条件	最小	典型	最大	单位
V _{DVDD}	供电电压	—	2.97	3.3	3.63	V
N	分辨率	单调	—	10	—	bit
V _{FS}	满量程值	—	0	—	V _{DVDD}	V
DNL	微分非线性误差	—	-0.5	—	0.5	LSB
INL	积分非线性误差	—	-1	—	1	LSB
E _{offset}	偏移误差	—	-10	—	10	mV
t _{settle}	DAC 建立时间	—	—	—	1	us
I _{on}	工作电流	—	—	96.3	—	uA

[1] DAC 用来产生静态电压作为比较器的阈值, 不保证动态改变码值产生波形的性能。

5.15 D2S 缓冲器特性

表 5-16: D2S 缓冲器特性

符号	参数	条件	最小	典型	最大	单位
V_{DVDD}	供电电压	—	2.97	3.3	3.63	V
V_{out}	输出电压范围	—	0.3	—	$V_{DVDD}-0.3$	V
$t_{settle}^{[1]}$	建立时间 ^[1]	—	—	10	—	ms
E_{offset}	偏移误差	—	—	10	—	mV
E_{gain}	增益误差	—	—	1	—	%
C_{load}	容性负载	—	—	1	—	uF
I_{on}	电流消耗	—	—	1.14	—	mA

[1] 建立时间通过增加外部 RC 滤波电路来测量，典型值为：R = 1k Ω ，C = 1uF。

5.16 Flash 存储器特性

表 5-17: Flash 存储器特性

符号	参数	条件	最小	最大	单位
t_{read}	读操作时间	—	48	—	ns
$t_{prog,enter}$	编程模式进入时间	—	24	—	us
$t_{preprog}$	字（32 位）预编程时间	—	2.5	3.5	us
$t_{preprog,exit}$	预编程模式退出时间	—	10	—	us
t_{prog}	字（32 位）编程时间	—	8	10	us
$t_{prog,exit}$	编程模式退出时间	—	5.1	—	us
t_{SE}	扇区擦除时间	—	3.2	4	ms
t_{BE}	块擦除时间	—	4	6	ms
t_{CE}	整体擦除时间	—	8	10	ms
N_{cycle}	可擦写次数	$T_J = 85\text{ }^{\circ}\text{C}$	—	100,000	cycles
$t_{retention}$	数据保存期限	$T_J = 85\text{ }^{\circ}\text{C}$	—	10	years

5.17 SPI 特性

图 5-7: SPI 主机模式接口时序图

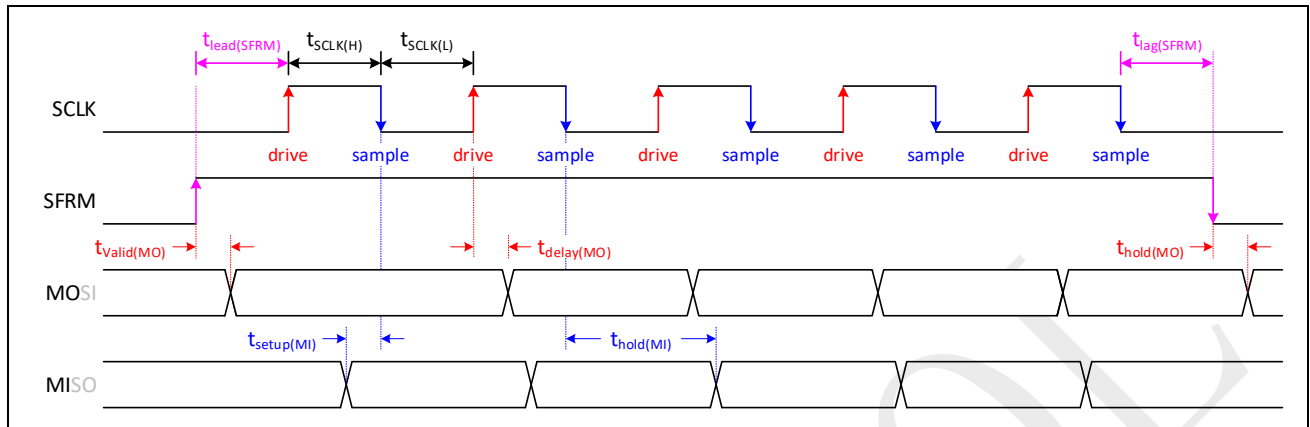
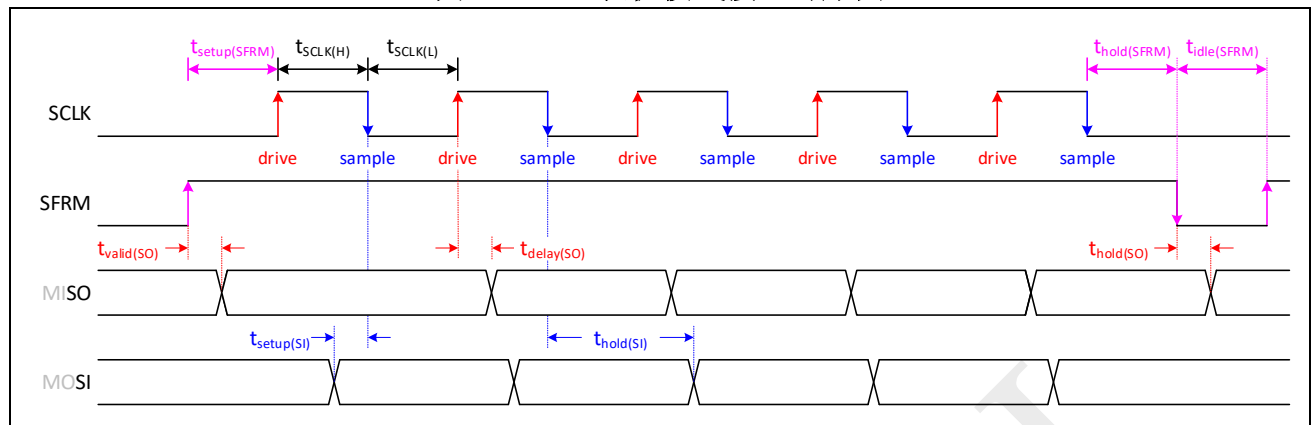


表 5-18: SPI 主机模式接口时序特性 ($V_{DD}=3.3V$) [1]

符号	参数	条件	最小	典型	最大	单位
f_{SCLK}	SCLK 时钟频率		—	—	30	MHz
$t_{SCLK(H)}$	SCLK 高电平时间		16.6	—	—	ns
$t_{SCLK(L)}$	SCLK 低电平时间		16.6	—	—	ns
$t_{lead(SFRM)}$	SFRM 有效沿领先第一个 SCLK 时钟沿的时间	15pF 引脚电容	$t_{SCLK}/2-5.5$	—	$t_{SCLK}/2-2.1$	ns
$t_{lag(SFRM)}$	SFRM 无效沿滞后最后一个 SCLK 时钟沿的时间		$t_{SCLK}/2-2.3$	—	$t_{SCLK}/2-1$	ns
$t_{valid(MO)}$	SFRM 有效沿到 MOSI 翻转的延时		2.5	—	6.8	ns
$t_{hold(MO)}$	SFRM 无效沿到 MOSI 翻转的延时		2.5	—	7.2	ns
$t_{delay(MO)}$	SCLK 驱动沿到 MOSI 翻转的延时		3	—	8.1	ns
$t_{setup(MI)}$	MISO 到 SCLK 采样沿的建立时间		15	—	—	ns
$t_{hold(MI)}$	MISO 到 SCLK 采样沿的保持时间		-2.5	—	—	ns

[1] 由设计保证，量产不卡测。

图 5-8: SPI 从机模式接口时序图


表 5-19: SPI 从机模式接口时序特性 ($V_{\text{DVDD}}=3.3\text{V}$) ^[1]

符号	参数	条件	最小	典型	最大	单位
f_{SCLK}	SCLK 时钟频率		—	—	30	MHz
$t_{\text{SCLK(H)}}$	SCLK 高电平时间		16.6	—	—	ns
$t_{\text{SCLK(L)}}$	SCLK 低电平时间		16.6	—	—	ns
$t_{\text{idle(SFRM)}}$	相邻帧间 SFRM 保持无效的时间		$4 \cdot t_{\text{CLK_CPU}}$	—	—	ns
$t_{\text{setup(SFRM)}}$	第一个 SCLK 时钟沿前 SFRM 有效的建立时间	15pF 引脚电容	6.5	—	—	ns
$t_{\text{hold(SFRM)}}$	最后一个 SCLK 时钟沿后 SFRM 维持有效的保持时间		2.5	—	—	ns
$t_{\text{valid(SO)}}$	SFRM 有效沿到 MISO 翻转的延时		6	—	15.5	ns
$t_{\text{hold(SO)}}$	SFRM 无效沿到 MISO 翻转的延时		6	—	14.8	ns
$t_{\text{delay(SO)}}$	SCLK 驱动沿到 MISO 翻转的延时		6.5	—	15.3	ns
$t_{\text{setup(SI)}}$	MOSI 到 SCLK 采样沿的建立时间		4.6	—	—	ns
$t_{\text{hold(SI)}}$	MOSI 到 SCLK 采样沿的保持时间		2.6	—	—	ns

[1] 由设计保证，量产不卡测。

5.18 电气敏感性特性

表 5-20: ESD 绝对最大值

符号	参数	条件	最大	单位
$V_{ESD(HBM)}$	静电放电电压 (人体模型)	环境温度 $T_A = 25\text{ }^{\circ}\text{C}$	4000	V
$V_{ESD(MM)}$	静电放电电压 (机器模型)	环境温度 $T_A = 25\text{ }^{\circ}\text{C}$	1000	V

表 5-21: 电气敏感性

符号	参数	条件	最大	单位
LU	静态门锁	环境温度 $T_A = 125\text{ }^{\circ}\text{C}$, $V_{DD} = 3.63\text{V}$, $V_{V_{CAP12}} = 1.32\text{V}$	200	mA

5.19 湿度敏感性特性

表 5-22: 湿度敏感性特性

符号	参数	条件	等级	单位
MSL	湿度敏感性等级	—	3 级	—

5.20 热阻特性

表 5-23: 热阻特性 (QFN32 封装)

符号	参数	条件	典型值	单位
θ_{JC}	芯片的热源结到封装外壳的热阻	—	14.334	$^{\circ}\text{C/W}$
θ_{JA}	芯片的热源结到周围冷却空气的热阻	单层 PCB 板 PCB 含铜量 = 20%	67.596	$^{\circ}\text{C/W}$
		4 层 PCB 板 PCB 含铜量: 顶层 = 20% 二/三层 = 100%, 底层 = 5%	41.271	$^{\circ}\text{C/W}$

[1] PCB 测试板的尺寸为 76.2mm x 114.3mm x 1.6mm。

6 PCB 布局布线指导

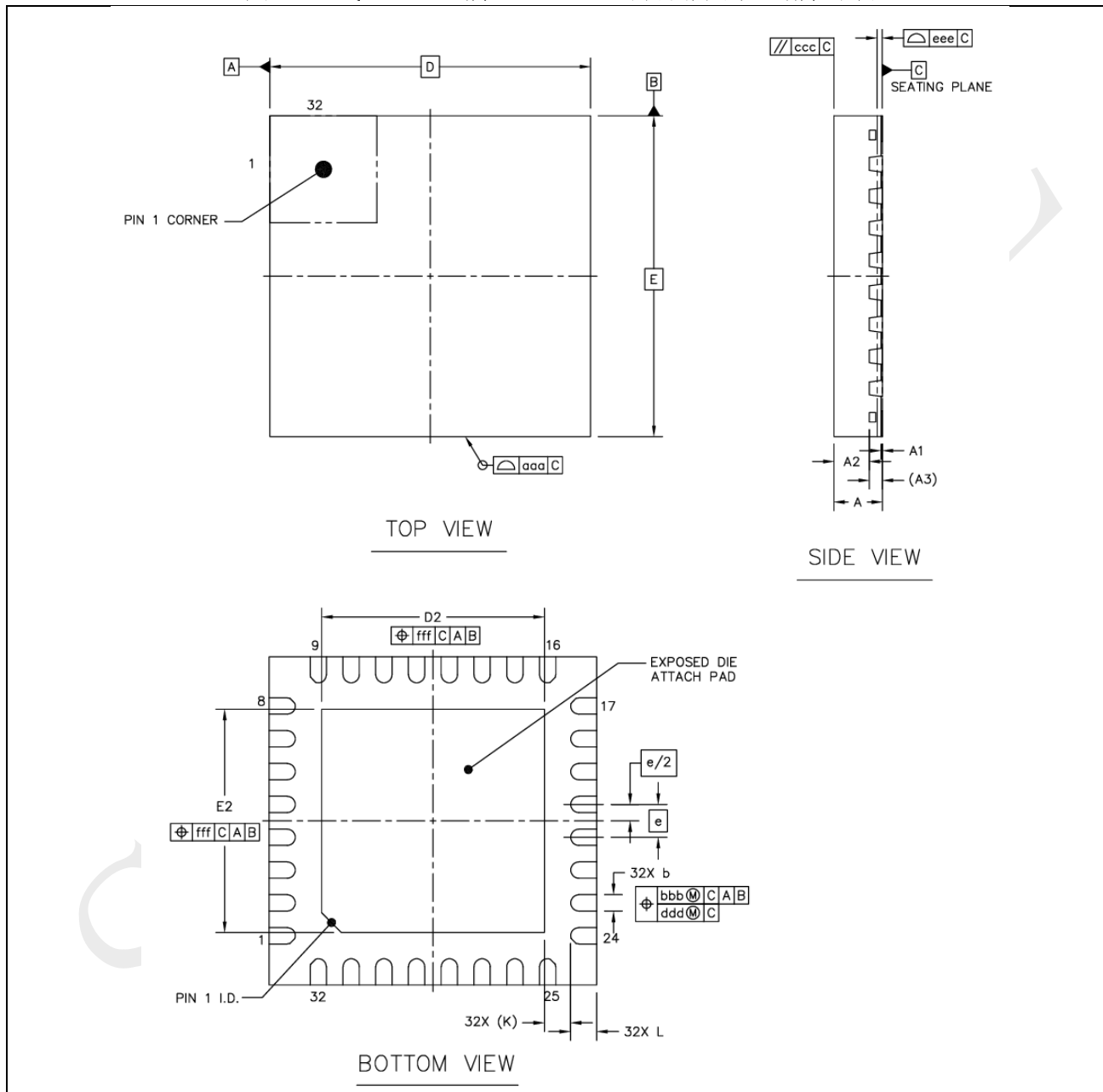
- 建议 DVDD 走线远离高压开关走线和噪声源，比如电感等。
- 保持开关走线尽可能短和宽，以最大限度地减少辐射。
- DVDD 电容器和 GND 引脚之间的 GND 走线应尽可能宽，以便让走线阻抗最小。

7 封装信息

SPC1125 的封装类型是 32 脚方形扁平无引脚封装（QFN32）。具体信息如下。

7.1 QFN32

图 7-1: QFN32–32 脚，5 x 5 mm 方形扁平无引脚封装



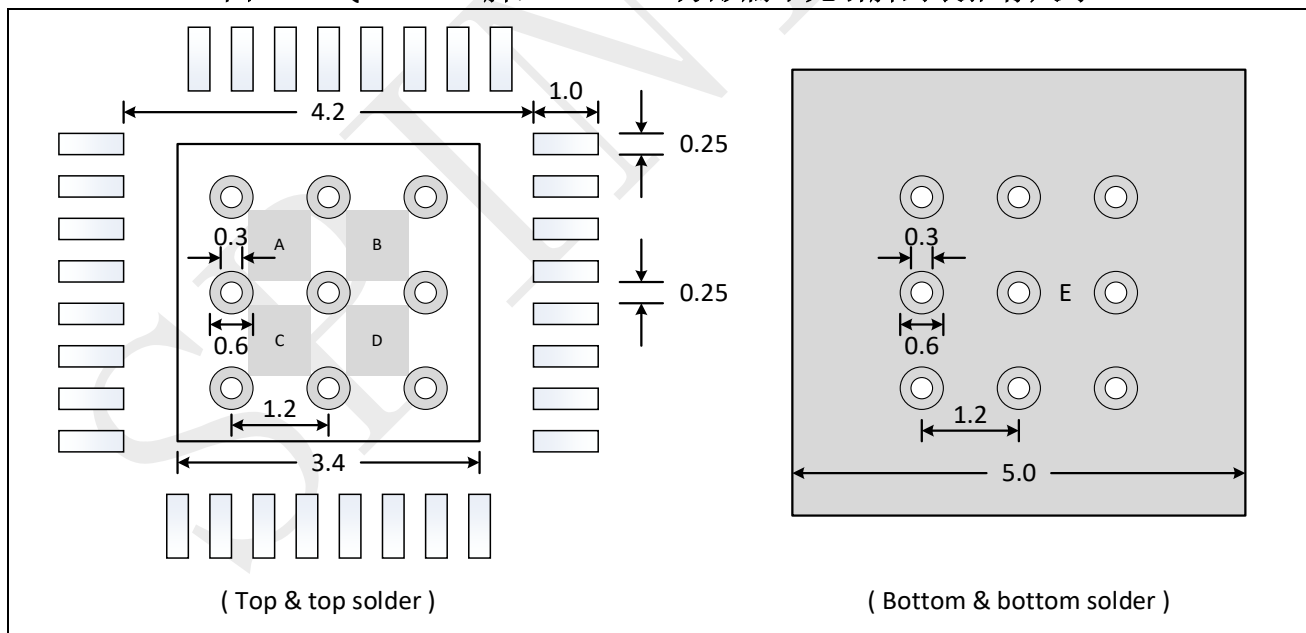
[1] 图纸未按比例绘制。

表 7-1: QFN32-32 脚, 5 x 5 mm 方形扁平无引脚封装机械数据

符号	毫米		
	最小	典型	最大
A	0.7	0.75	0.8
A1	0	0.02	0.05
A2	—	0.55	—
A3	0.203 REF		
b	0.2	0.25	0.3
D	5 BSC		
E	5 BSC		
e	0.5 BSC		
D2	3.3	3.4	3.5
E2	3.3	3.4	3.5
L	0.3	0.4	0.5
K	0.4 REF		
aaa	0.1		
ccc	0.1		
eee	0.08		
bbb	0.1		
ddd	0.05		
fff	0.1		

[1] 英寸值由毫米值换算而来，四舍五入至 4 位小数。

图 7-2: QFN32-32 脚, 5 x 5 mm 方形扁平无引脚封装推荐尺寸



[1] 单位是毫米。

[2] 上层的 A, B, C, D 是个区域需要刷焊锡膏；下层的 E 区域可以刷焊锡膏，也可以不刷。

8 订购信息

表 8-1: 订购信息

订购编码	Flash	SRAM	CPU 最大频率	封装	温度范围	SPQ ^[1]	包装类型
SPC1125API32	64KB	16KB	125MHz	QFN32	工业级 -40°C~+125°C	4900	托盘
SPC1125HAPI32	128KB	16KB	125MHz	QFN32	工业级 -40°C~+125°C	4900	托盘

[1] SPQ = Standard Pack Quantity, 标准包装数。

8.1 订购编码规则

图 8-1: 订购编码规则

